

単一のゲートドライブ電源で駆動可能な 電流形 3 レベルインバータの提案

学生員 岩谷一生* 正員 野口季彦 (長岡技術科学大学)

Proposal of New Current Source 3-Level Inverter Driven by Single Gate Drive Power Supply

Kazuki Iwaya, Student Member, and Toshihiko Noguchi, Member (Nagaoka University of Technology)

This paper proposes a novel current source 3-level inverter, which is based on a current-source half bridge topology. High-speed power switching devices are effective to compose a high frequency power converter but various problems of high frequency noise arise due to high dv/dt rate, especially in high-side switching devices. The proposed current-source 3-level inverter is constructed by common emitter of all switching devices. Therefore, it is possible to operate with a single power supply of gate drive circuit, which allows to stabilize a potential level of all the drive circuits. In this paper, effectiveness of the proposed circuit is verified by experimental results.

キーワード: 電流形ハーフブリッジインバータ, 3レベルインバータ, エミッタ共通

Keywords: current-source half bridge inverter, 3-level inverter, common emitter

1. はじめに

近年, SiC 電力用スイッチング素子の研究開発が盛んに行われ, この素子が誕生すればスイッチング速度が約 10 倍になると予想されている⁽¹⁾。また, Si 電力用スイッチング素子においても, 数 ns でオンオフ可能なものも登場している⁽²⁾。このような超高速スイッチング素子は, 電力変換器の高周波化によるトランスやリアクトル, コンデンサの小形化, 更にスイッチング損失の低減に有効である反面, 高 dv/dt によるノイズなどの問題も多数発生する。その 1 つにドライブ回路に関する問題がある。上アームスイッチング素子の電位は高速に変化するので, そのドライブ電源を絶縁するために用いる DC - DC コンバータのトランスや, 制御回路と主回路を絶縁するフォトカプラなどの 1 次 2 次間の浮遊容量によってノイズ電流が流れ, 正確にスイッチング素子をドライブすることが不可能となる。

そこで, このような問題を解決すべく電流形ハーフブリッジインバータを改良したエミッタ共通電流形 3 レベルインバータを提案する⁽³⁾。この回路は, 各スイッチング素子のエミッタが共通でかつ電位の変動がない。したがって, 電流源を構成するチョッパは必要なものの, インバータのドライブ電源が 1 つで, 出力端に 3 レベルの電流波形が得られる。本論文では, 提案回路の構成と原理について述べるとともに, その有効性を実験的に検証したので報告する。

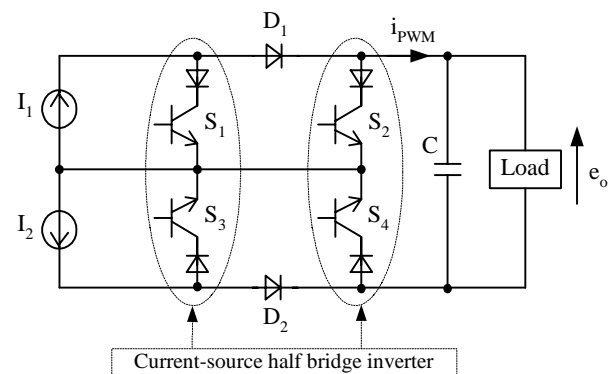


図 1 提案回路

Fig. 1. Schematic diagram of proposed current-source 3-level inverter.

2. 主回路構成と動作原理

図 1 に提案回路を示す。電流形ハーフブリッジインバータを 2 つのダイオード D_1 , D_2 を介して並列に接続した構成となっている。ハーフブリッジ構成であるため電流源の利用率は低い, 各スイッチング素子のエミッタが同じラインに接続されるため, ドライブ電源が 1 つ必要なだけであり電位の変動もない。したがって, ドライブ電源やゲート信号の絶縁素子に与える高周波ノイズの影響が少ない。また, 通常電流形ハーフブリッジインバータでは, 出力電流波形が I_1 , $-I_2$ の 2 レベルで, 各スイッチング素子に I_1+I_2 の電流が流れるのに対し, 本回路では I_1 , 0 , $-I_2$ の 3 レベ

ルの電流波形が得られ、素子数は増えるものの各スイッチング素子には I_1 または I_2 の電流しか流れない。

図 2 に動作原理を示す。 S_1, S_3 がオン、 S_2, S_4 がオフのとき電流源 I_1, I_2 は短絡状態となり S_1, S_3 を介して環流する。したがって、 i_{PWM} は 0 となる。またこのときは D_1, D_2 がオフとなるため C に蓄積されたエネルギーは負荷へ供給される。 S_1, S_2 オフ、 S_3, S_4 オンのときは、 I_1 が負荷に供給され、 I_2 は S_3 によって環流を保つ。逆に S_1, S_2 オン、 S_3, S_4 オフのときは、 I_2 が負荷に供給され、 I_1 は S_1 によって短絡される。また、 i_{PWM} と e_o が逆極性の場合、通常の電流形インバータと同様に各スイッチング素子の直列ダイオードが挿入されているため逆電圧が印加されることはない。

3. 実験回路と制御ブロック図

図 3 に実験回路を示す。2 つの定電流源を構成する降圧チョッパと提案するインバータからなっている。スイッチング素子は全て MOSFET で構成し、ダイオードはファーストリカバリーダイオードを使用している。電流源を構成するチョッパには、絶縁したドライブ電源が 2 つ必要であるものの、インバータの全スイッチング素子は唯一のドライブ電源で駆動することができる。

図 4 に制御ブロック図を示す。各チョッパは前述したように I_1, I_2 の定電流制御を行う。また、キャリア周波数は 100 (kHz) である。インバータ部は電流指令値 i_{ref} を正負 2 つのキャリアで変調することで PWM 信号を得る。正側は S_1, S_4 、負側は S_2, S_3 のゲート信号となる。

4. 実験結果

図 5 に実験結果を示す。直流電圧 V_{dc} を 120 (V)、直流電流 I_1, I_2 を 10 (A)、負荷抵抗は 12 (Ω)、インバータ指令値周波数 100 (Hz)、変調率 0.8、キャリア周波数を 100 (kHz) としている。また、チョッパのリアクトルは 300 (μH)、インバータ出力端のコンデンサは 5 (μF) である。

コンデンサ前の電流波形 i_{PWM} は 3 レベル PWM 波形となっており、負荷両端の電圧 e_o はリップルの少ない正弦波になっていることがわかる。

5. まとめ

本論文では、ハーフブリッジ電流形インバータを改良したエミッタ共通 3 レベルインバータを提案し、その有効性を実験によって確認した。提案回路は、インバータ部のドライブ電源が 1 つで構成でき、電位の変動もないことから高周波システムに有効である。今後は、本システムの並列多重化について検討する。

参考文献

- (1) 高橋：「SiC 素子を用いた近未来電力変換器とその応用」, 平成 13 年電気学会産業応用部門大会, Vol. 1, 18, pp.279-284
- (2) 泉沢・相田・上月・中山・稲木・大蔵：「D 級アンプ向け高速パワー-MOSFET」, 平成 16 年電気学会全国大会, 4-005, pp.5-6
- (3) 高橋・竹内：「ハーフブリッジ構成を有する電流形インバータ」, 昭和 63 年電気学会全国大会, 522, p.618.

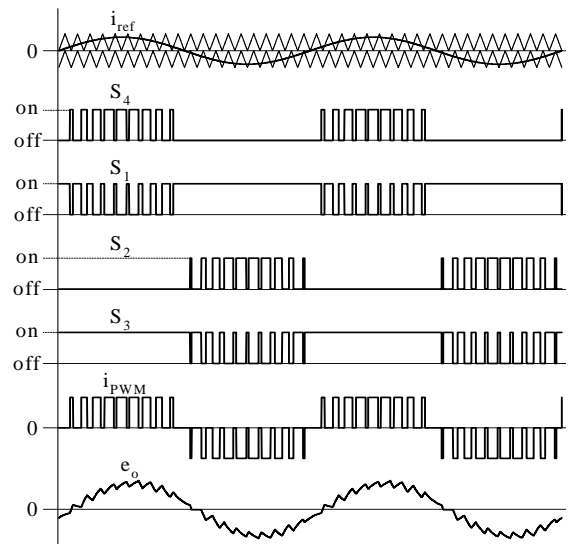


図 2 動作原理

Fig. 2. Principle of operation.

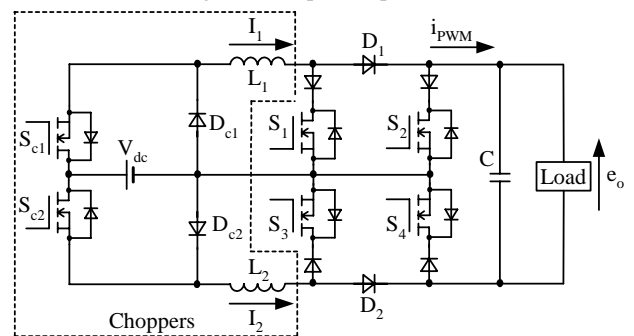


図 3 実験回路

Fig. 3. Experimental circuit.

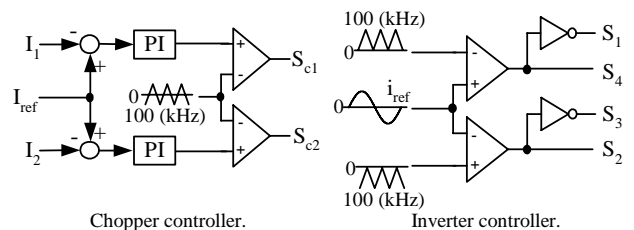


図 4 制御ブロック図

Fig. 4. Block diagram of controllers.

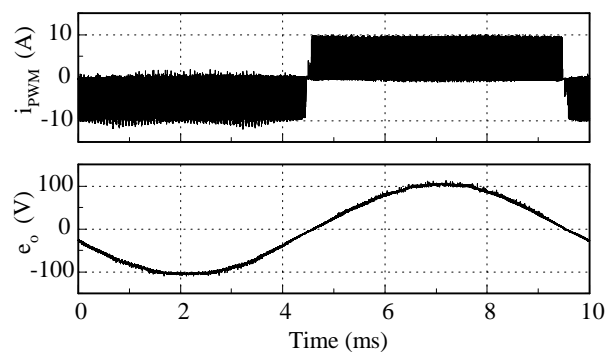


図 5 実験波形

Fig. 5. 100 (Hz) output waveforms.