

# 超高速 MOSFET を用いた 2MHz インバータの 実装と動作特性

竹重隆正\* 野口季彦 (長岡技術科学大学)

Implementation and Operating Characteristics of 2-MHz Inverter Using Ultra High-Speed MOSFETs

Takamasa Takeshige, and Toshihiko Noguchi (Nagaoka University of Technology)

## Abstract

This paper describes implementation and operating characteristics of a high-frequency inverter using ultra high-speed MOSFETs, which are employed as substitutes of SiC power switching devices. The objectives of this study are to investigate how to implement and how to drive such high-speed devices as SiC transistors, and to clarify practical problems on implementation and operation of the MHz inverter. Various special techniques are employed in a prototype 2-MHz inverter with 200-V DC-bus voltage, i.e., optical fiber based signal transmission, gate drive circuits immune from high dv/dt, and so forth. Using this experimental setup, not only switching characteristics of the MOSFETs were measured, but also losses analysis of the inverter was performed. Consequently, proper operation of the 2-MHz inverter has been achieved with no malfunctioning and approximately 85-% maximum efficiency has been confirmed, which demonstrates feasibility of the proposed approach of this paper.

**キーワード：**シリコンカーバイド, 高速 MOSFET, 光ファイバ, 短絡電流, 漏れ電流  
(Silicon carbide, high-speed MOSFET, optical fiber, short-circuit current, leakage current)

## 1. はじめに

20世紀後半、電力変換分野においてシリコン(Si)に基づく半導体スイッチング素子が飛躍的に発展したが、その性能向上はほぼ限界にあると考えられる。近年、新たな半導体材料としてシリコンカーバイド(SiC)を用いた電力用スイッチング素子が注目を浴び始めている。これは従来の Si 素子に比べ、高速スイッチング、高耐圧、高温動作、低損失など電気的、物理的に優れた特性をもっているからである。現在では電力容量や品質、製造技術など改善しなければならない点も数多くあるが、今後、電力用半導体素子の主流となり、SiC 汎用素子が実用化されれば電力変換器の更なる高周波化が進むことは確実である<sup>(1)(2)</sup>。しかし、高周波化が進むにつれ、実装方法や EMI ノイズ対策など種々の問題をシステム設計の観点から再検討しなければならない<sup>(3)</sup>。

本稿ではこれから進展を見せるであろう高周波化の波に対応すべく、超高速スイッチング素子により電力変換システムが受ける影響とその対策を検討した。将来の SiC スイッチング素子を模擬するため、超高速スイッチング素子として  $dv/dt = 10^5$  [V/ $\mu$ s] 級の性能を有する高周波用 MOSFET を用いてハーフブリッジインバータを試作した。DC バス電圧 200 [V]、出力周波数 2 [MHz] で正常に運転できることを目標とし、駆動方式や実装方法について検討した。また、この MOSFET

の負荷電流に対するスイッチング特性を測定した上で損失分離を行い評価したので報告する。

## 2. 超高速スイッチング素子の仕様

表 1 に本実験で採用した超高速 MOSFET の電気的特性を示す。この MOSFET はオン抵抗が 1.2 [ $\Omega$ ] と高いものの、スイッチング速度において SiC スイッチング素子と同等の性能を有している。これを用いることで高速スイッチング時に電力変換システムが受ける影響とその対策を検討する。

表 1 MOSFET (DE375-102N10A) の電気的仕様

Table 1. Electrical specifications of MOSFET (DE375-102N10A).

Parameter		Symbol	Value
Drain-source rated voltage		$V_{DS}$	1000 [V]
Gate-source rated voltage		$V_{GS}$	20 [V]
Drain rated current	DC	$I_D$	10 [A]
	Pulse	$I_{DP}$	60 [A]
Input capacitance		$C_{iss}$	2900 [pF]
Output capacitance		$C_{oss}$	100 [pF]
Switching time	Rise time	$Td(on)$	5 [ns]
	Turn-on time	$Ton$	3 [ns]
	Fall time	$Td(off)$	5 [ns]
	Turn-off time	$Toff$	8 [ns]

### 3. ゲートドライブ回路の構成と駆動特性

#### 〈3・1〉 一般的なゲートドライブ回路とその問題点

高周波・高速スイッチング時において電力変換システムが受けける最も大きな外乱の一つとしてコモンモードノイズが挙げられる。これは主回路とグランドが共通の回路に対して、大地間とノイズループを形成するため、システムに対し悪影響を及ぼす。コモンモードノイズの影響を受けないようにするには、主回路とのノイズループを断ち切ってグランドを別にする必要がある。一般的に制御回路と主回路間の絶縁にはフォトカプラやトランジスタが用いられるが、高周波の場合は図1に示すように一次-二次間の寄生容量が存在するためdv/dtに起因するノイズが容易に通過する。さらに、ゲート信号を伝送する配線の寄生容量やインダクタンスにより波形が歪むという問題も発生するので、配線を極力短くし同軸線路などを使用することが必要となる。また、ドライブ電源においても、市販のDC-DCコンバータで用いられているスイッチングトランジスタは小型で、しかも結合係数を高めるため一次側と二次側巻線が重ねられている。したがって、ここにも寄生容量が存在し、一次-二次間にノイズ経路が形成される。

#### 〈3・2〉 光ファイバユニットを用いた高周波ドライブ回路

本稿では上述の問題を解消するため、制御回路と主回路間の絶縁に光ファイバユニットを用いた。光ファイバユニットは光送信端（一次側）、光受信端（二次側）、光ファイバケーブルで構成されており、光送信端で電気信号を光信号に、光受信端で光信号を電気信号に変換することができる。これにより送信側と受信側の間の寄生容量はなくなり、制御回路と主回路間のノイズ経路は形成されない。また、ドライブ電源であるDC-DCコンバータの出力ラインにはフェライトコアを挿入することによりコモンモードノイズを吸収している。

光ファイバユニット（東芝製トスリンク）として光送信端：TOTX179、光受信端：TORX179、光ファイバケーブル：TOCP155を用いた。また、主スイッチング素子のゲート駆動にはIXYS社製ドライブIC：DEIC420を用いており、MOSFETの高速スイッチングを実現している。図2にこのドライブ回路の回路図を示す。同図に示される実装図では線路インダクタンスの影響を低減するため光ファイバ受信端、ドライブIC、MOSFETをできる限り近接して配置できるよう立体的な配線を施している。

#### 〈3・3〉 絶縁方式によるゲートドライブ特性の比較

図2に示す光ファイバユニットを用いたゲートドライブ回路と一般的な高周波用絶縁ICで絶縁するゲートドライブ回

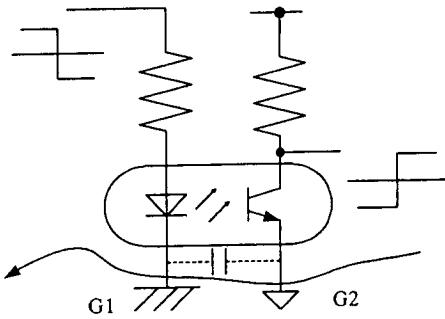
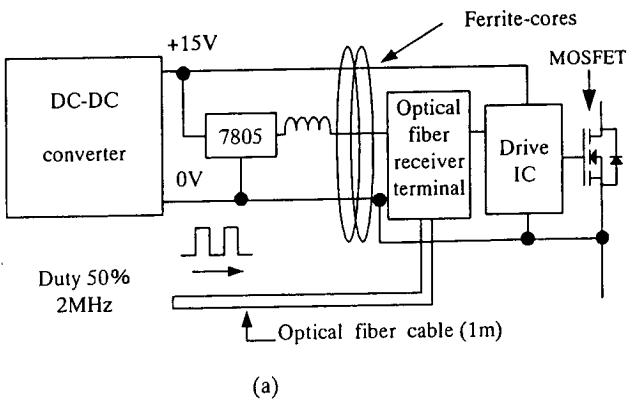
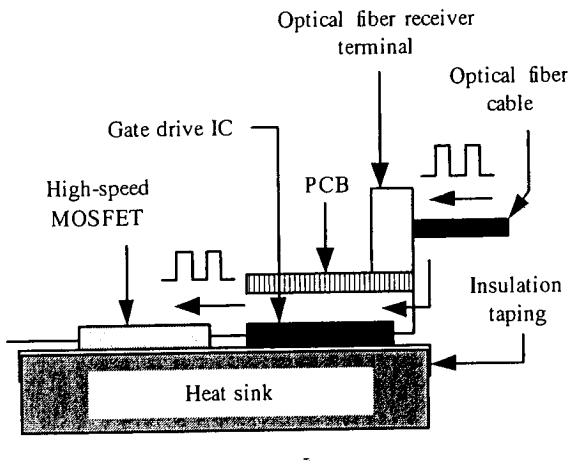


図1 dv/dtに起因するコモンモードノイズの経路

Fig. 1. Noise path caused by dv/dt.



(a)



(b)

図2 光ファイバユニットを用いたゲートドライブ回路

(a) 回路図

(b) 実装図

Fig. 2. Gate drive circuit using optical fiber unit. (a) Circuit diagram. (b) Implementation.

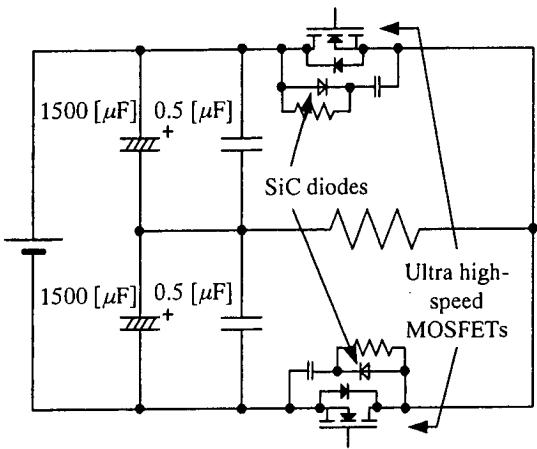


図3 高速MOSFETを用いた2MHzインバータ  
Fig. 3. 2-MHz Inverter using high-speed MOSFET.

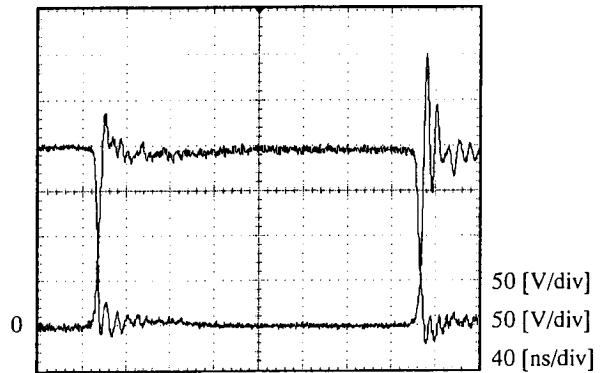
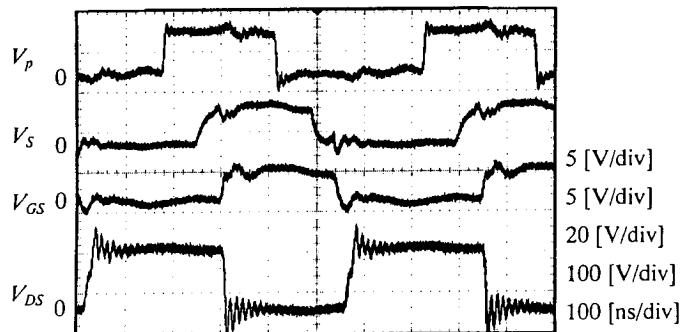


図5 高速MOSFETのスイッチング波形

Fig. 5. Switching waveform of high-speed MOSFET.



(a)



(b)

図4 絶縁方式によるゲートドライブ特性の比較結果  
(a) 光ファイバユニット使用時  
(b) 高周波絶縁IC 使用時

Fig. 4. Comparison of gate drive characteristics between two isolation systems. (a) Optical fiber unit. (b) High-frequency isolation IC.

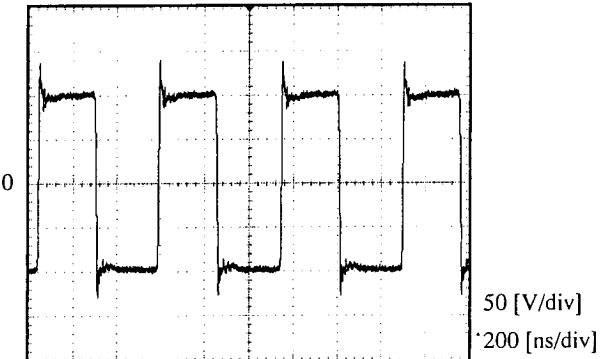


図6 負荷電圧波形

Fig. 6. Voltage waveform across load.

路の比較実験を図3に示すハーフブリッジインバータを行った。高周波用絶縁ICにはNVE社製GMRアイソレータ: IL710を用いた。前者の実験結果を図4(a)に、後者を図4(b)に示す。これらの図で、 $V_p$ は送信側(一次側)電圧波形、 $V_s$ は受信側(二次側)電圧波形、 $V_{GS}$ はドライブIC出力波形、 $V_{DS}$ は高速MOSFETのドレイン-ソース間電圧波形である。実験条件はDCバス電圧150[V]、動作周波数2[MHz]、負荷抵抗50[Ω]とした。

光ファイバユニットによる制御信号の絶縁を施した場合は、約60[ns]の伝送遅延があるものの制御信号を正常に伝送しており、光受信端における波形の歪みは小さいためゲート信号にも問題は見られない。しかし、高周波用絶縁ICによるゲートドライブの場合には、その一次側と二次側に存在する寄生容量のため、制御信号にノイズが重複していることがわかる。これより光ファイバユニットを用いたドライブ回路の有効性が確認できる。また、光ファイバ

ユニットを用いたドライブ回路で DC バス電圧を 200 [V]としたときのスイッチング波形と負荷電圧波形を図 5、図 6 に示す。図 5 に示すドレイン-ソース間電圧波形では、0-200 [V] の立上がり、立下り時間が約 6 [ns] と高  $dv/dt$  であるにもかかわらず良好なスイッチング波形となっていることがわかる。図 6 に示す負荷電圧波形においても 2 [MHz] の方形波を確認することができる。なお、ハイサイド側のドレイン-ソース間電圧波形は、そのソース電位が極めて高速に変動するため、ローサイド側 MOSFET のソース側を基準電位として差動計測により測定している。

#### 4. 2MHz インバータの動作特性

##### (4・1) 高速 MOSFET のスイッチング特性

図 3 に示すハーフブリッジインバータを DC バス電圧 200 [V]、出力周波数 2 [MHz]、デューティ 50 [%] で動作させて実験を行った。負荷には炭素皮膜無誘導抵抗を用い、負荷電流  $I_D$  を 0.95~3.4 [A] まで変化させて上昇時間  $T_r$ 、下降時間  $T_f$ 、遅れ時間  $T_d$  を測定した。

図 7(a)に  $I_D=0.95$  [A] のときのゲート電圧波形  $V_{GS}$ 、ドレイン-ソース間電圧波形  $V_{DS}$  を、(b)に  $I_D=3.4$  [A] における両波形を示す。 $I_D$  が 0.95 [A] と 3.4 [A] の場合で  $T_r$ 、 $T_f$  を比較すると、 $T_r$  は約 6 [ns]、 $T_f$  は約 10 [ns] と大きな差が見られた。また、図 8 に  $I_D$  を 0.95~3.4 [A] まで変化させたときのスイッチング特性を示す。この結果を見ると、 $I_D$  が増加するにつれ  $T_r$ 、 $T_f$  ともに大きくなるが、オフ時の遅延時間  $T_d$  も  $I_D$  に依存し、重負荷になるほど逆に小さくなつた。

##### (4・2) 2MHz インバータの損失分離

高周波回路において、スイッチング損や導通損を厳密に求めることは困難である。間接的測定法として発熱によるものや波形処理によるものが挙げられるが、本稿では後者を採用して 2MHz インバータの損失分離を行つた。

実験では図 3 に示す 2MHz インバータの DC バス電圧を 200 [V]、運転周波数を 2 [MHz] としてインバータ全体の効率、MOSFET のスイッチング損と導通損を求めた。波形測定には 500 [MHz] 帯域の電圧プローブと 50 [MHz] 帯域の電流プローブを用いた。プローブ間のスキューレ（遅延差）は無誘導抵抗に印加された電圧と電流波形を同相にすることにより補正し、その上でデータ処理を実行して損失計算を行つた。また、下式(1)、(2)を用いて理論値を求め、それらとの比較も行つた。ただし、(1)中の  $t_{on}$  と  $t_{off}$  の値については、図 8 で示した MOSFET のスイッチング時間に関する電流依存特性（実測値）を用いた。

図 9(a), (b) に軽、重負荷時の  $V_{DS}$  と  $I_D$  を示す。同図にも

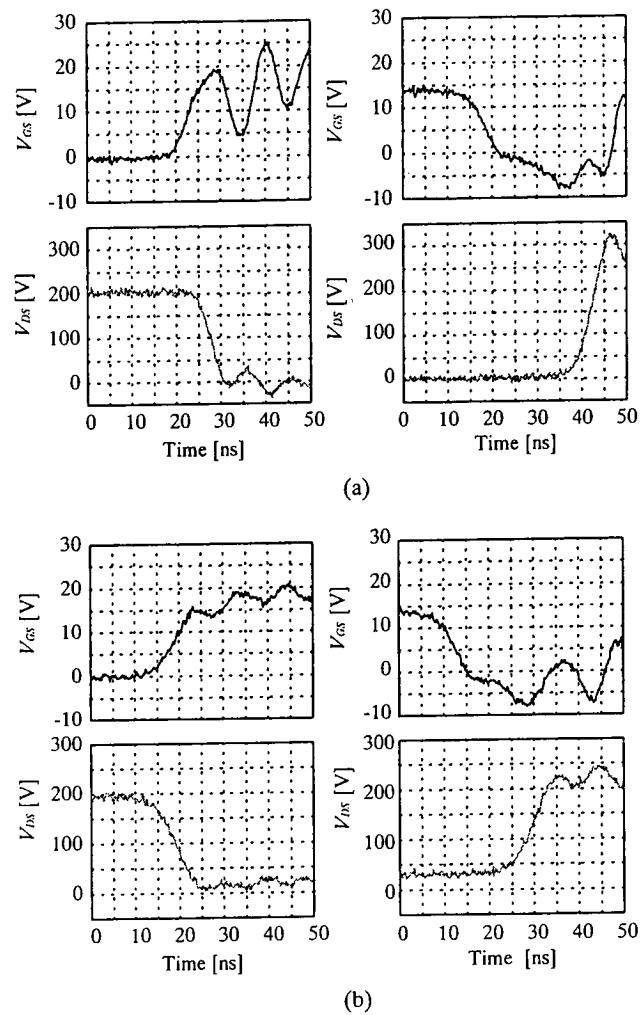


図 7 ゲート-ソース間とドレイン-ソース間の電圧波形

(a)  $I_D=0.95$  [A]

(b)  $I_D=3.4$  [A]

Fig. 7. Gate-source and drain-source voltage waveforms. (a)  $I_D=0.95$  [A]. (b)  $I_D=3.4$  [A].

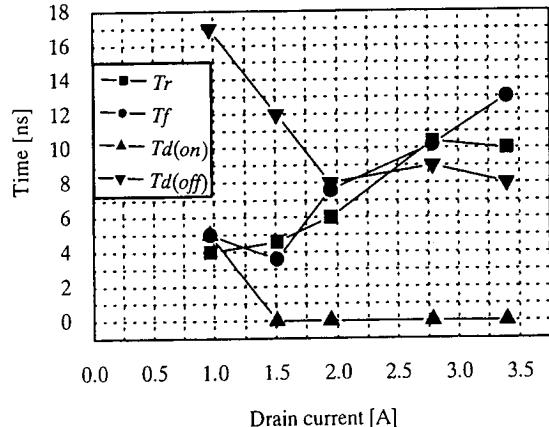


図 8 スイッチング特性

Fig. 8. Turn-on and turn-off characteristics.

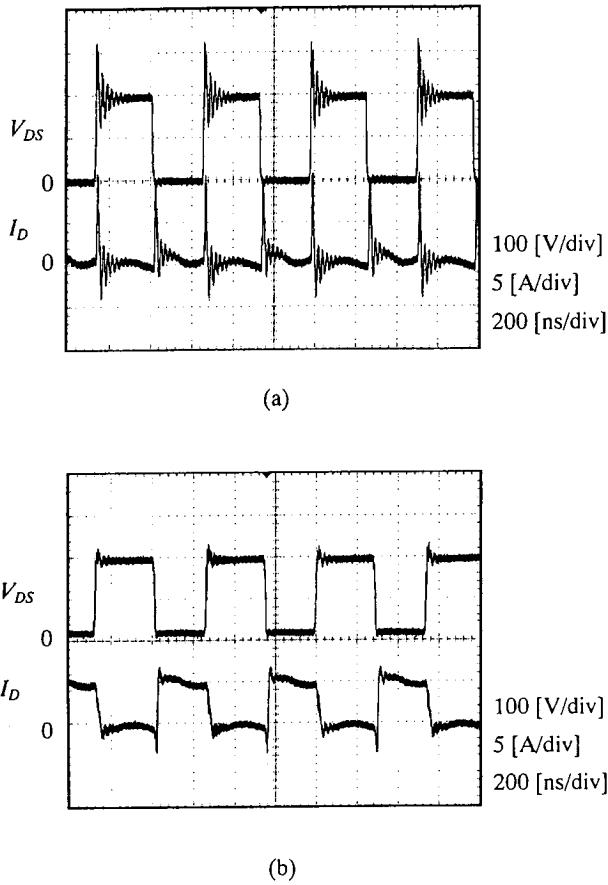


図 9 2MHz インバータのスイッチング波形

(a) 軽負荷時  
(b) 重負荷時

Fig. 9. Switching waveforms of 2-MHz inverter. (a) Light load. (b) Heavy load.

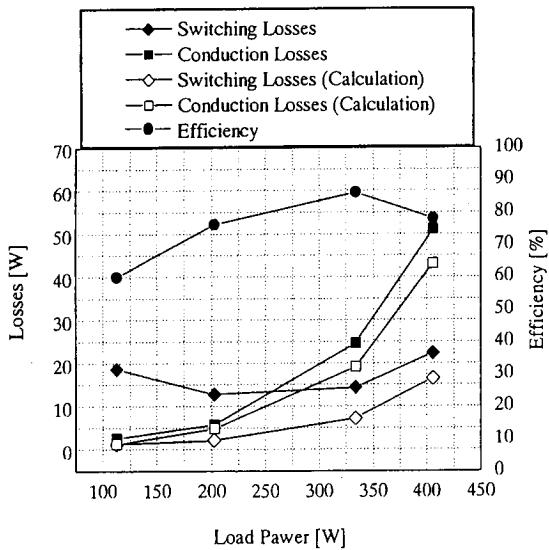


図 10 効率と損失分離  
Fig. 10. Efficiency and losses analysis.

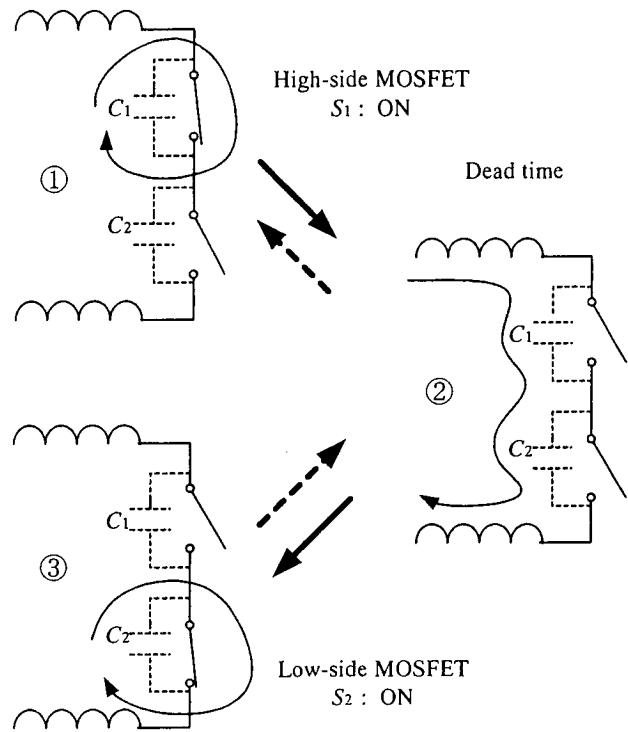


図 11 スイッチングに伴う短絡電流

Fig. 11. Short-circuit current caused by switching operation.

示されるように、軽負荷時はスイッチング速度が速く、重負荷になるほど遅くなる。このため軽負荷時は瞬時に電圧・電流が高くなり、激しいリングが生じている。一方、重負荷時はほぼ理想的な方形波となっている。このため、図 10 で示す理論値と実験値との損失比較が示すように、軽負荷時ほど誤差が大きくなるが、重負荷では良好な一致が見られる。

$$\text{スイッチング損} : W_s = \frac{1}{6} V I t_{on} f + \frac{1}{6} V I t_{off} f \quad (1)$$

$$\text{導通損} : W_{Ron} = \left( \frac{100}{R} \right)^2 R_{on} \quad (2)$$

#### 〈4・3〉 短絡電流に関する検討

ハーフブリッジインバータのスイッチング状態として図 11 に示す①～③がある。①の状態は  $S_1$  が ON であり、その出力容量である  $C_1$  の両端は短絡しているので矢印のように電荷が放出される。②のデッドタイムの状態では、 $C_1$  は電荷を放出した後なので、直流バスと MOSFET 間の配線インダクタンスがもつエネルギーにより矢印のように突入電流が流れる。③の状態は  $S_2$  が ON であり、 $C_2$  が短絡されて電荷が放出される。そして再度②の状態に移り、

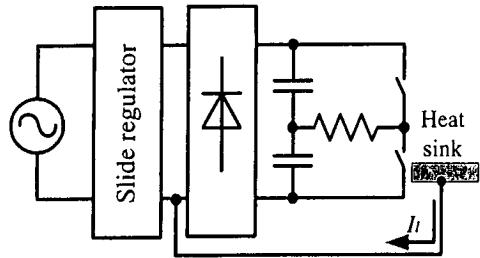


図 12 漏れ電流測定回路

Fig. 12. Leakage current through heat sink measurement circuit.

同様に  $C_2$  に突入電流が流れる。

図 9(a)を見ると電圧が 0-300 [V]まで約 4 [ns]で上昇しており、電流は 10 [A]程度流れている。

ここで、

$$i = C \frac{dv}{dt} \quad (3)$$

より  $C$  を求めると約 133 [pF]となり、表 1 で示される  $C_{oss}$  とほぼ一致する。

#### 〈4・4〉 漏れ電流に関する検討

通常ヒートシンクは筐体とともにアースに接地されている。高速 MOSFET とヒートシンクの間に浮遊容量が存在するとシステムと大地間で高周波に対して低インピーダンス回路が形成され漏れ電流が流れる。そこで、高速スイッチングに伴う漏れ電流を測定するため図 12 に示す回路を用いた。実験は DC バス電圧を 100 [V]、動作周波数を 2 [MHz]、負荷抵抗を 50 [ $\Omega$ ]として行った。図 13 に  $S_2$  のドレイン-ソース間電圧  $V_{DS}$  と漏れ電流  $I_L$  の波形を示す。これより、上式(3)を用いたときと同様に高速 MOSFET とヒートシンク間の浮遊容量を求めると 5 [pF]と求められた。この計算結果の妥当性については今後の検討課題として残されるが、高速スイッチング回路において素子とヒートシンク間の浮遊容量を極力減少させる有効な実装法を開発しなければならない。

## 5. まとめ

本稿では近い将来登場するであろう SiC スイッチング素子を想定したゲートドライブ法とインバータの実装法について検討した。超高速 MOSFET を模擬的にスイッチング素子として用い、それを駆動するゲートドライブ回路を試作して 2MHz インバータを誤動作なく運転することで本実装法の有効性を確認した。また、MOSFET のスイッチング特性を実験的に測定し、その値を用いて高速動作時におけるシステムの損失分離について実験値と理論値の比較検討を行った。また、

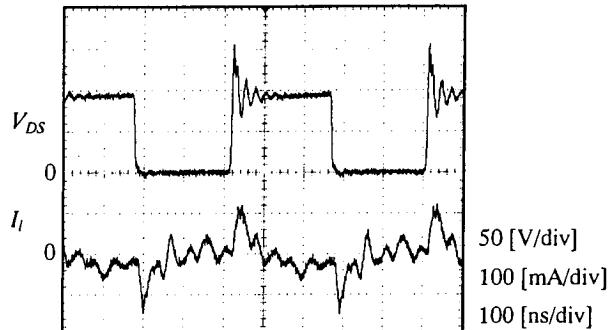


図 13 漏れ電流波形

Fig. 13. Leakage current waveform.

軽負荷時 ( $dv/dt=6 \times 10^4$  [V/ $\mu$ s]) には MOSFET のドレイン-ソース間寄生容量を経路とする短絡電流が流れることを確認した。

今後はインバータの PWM 制御や出力フィルタの作製、漏れ電流を低減させる実装法の検討を行う予定である。

## 参考文献

- (1) 高橋：「SiC 素子を用いた近未来電力変換器とその応用」、全国工業高等専門学校パワーエレクトロニクスセミナー 6-7, H13 年
- (2) 高橋：「近未来の電力変換器」、電気学会全国大会 1471, H13 年
- (3) 小笠原：「解説：可変速 AC ドライブの漏れ電流・サージ電圧・軸電圧とその抑制法」、電学論 D, 118 卷 9 号, pp.975-980, H10