

MOSFET のスイッチング損低減法に関する検討

学生員 水野 知博 正員 野口 季彦 (静岡大学)

Study on Switching Loss Reduction of MOSFET

Tomohiro Mizuno , Student Member , Toshihiko Noguchi , Member (Shizuoka University)

This paper describes a switching loss reduction method of a MOSFET applied to a half bridge inverter. By employing auxiliary switches in parallel with a load, the turn-off time can be reduced and becomes almost constant. It was confirmed through simulations that the efficiency was effectively improved by the proposed method, especially at a low-load range.

キーワード : MOSFET, 高速スイッチング, ターンオン, ターンオフ, スwitching損

Keywords : MOSFET, high-speed switching, turn-on, turn-off, switching loss

1. はじめに

MOSFET のスイッチング損を低減させるためには、ターンオン時間とターンオフ時間を短縮することが求められる。MOSFET のターンオン時間は、ゲート入力容量を高速に充電することにより短縮することができる⁽¹⁾。しかし、ターンオフ時間はドレインソース容量を充電する時間によって決定されるため、ドライブ回路側での制御は困難である。そこで、本稿ではハーフブリッジインバータにおいて、ターンオフ時間を短縮することによりスイッチング損を低減する手法について検討したので報告する。

2. 回路構成と動作原理

〈2・1〉 回路構成

図 1 に従来のハーフブリッジインバータにおいて、負荷と並列に双方向スイッチを付加した 3 レベル動作が可能な回路を示す。電源電圧 E_1, E_2 を 140 V, MOSFET には表 1 のパラメータをもつ物を用い、負荷力率は 0.8 とする。S1, S2 と比べ、S3, S4 のドレインソース容量は小さいため、図 1 の回路では示していない。

〈2・2〉 動作原理

スイッチングパターンを図 2, 動作モード遷移図を図 3 に示す。Mode1 では E_1 -S1-Load の経路で電流が流れる。Mode1 では S4 に電流が流れていないため、いつ S4 をオフしてもよい。Mode2 では E_1 -C1-D4-S3 の経路で電流が流れ、C1 を高速に充電すると同時に、C2 に蓄えられていた電荷が C_2 -D4-S3-E2 の経路で E2 に回収される。また、Mode1 で誘導性負荷のインダクタ成分に蓄えられていたエネルギーは Load-E1-C1 と Load-E2-C2 による 2 つの経路で還流する。Mode3 では、Load-E2-S2 および D2 の経路での還流モードが維持される。Mode4 では Mode3 の還流モードは終了し、

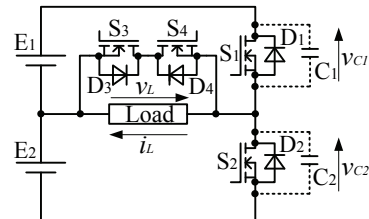


図 1 補助スイッチ付きハーフブリッジインバータ
Fig.1. Half-bridge inverter with auxiliary switches.

表 1 MOSFET のパラメータ

Table 1. Parameters of MOSFET.

On resistance (S1, S2)	88 mΩ
C1, C2	810 pF
On resistance (S3, S4)	110 mΩ
C3, C4	280 pF

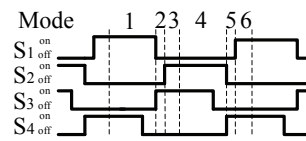


図 2 スwitchingパターン
Fig.2. Switching pattern.

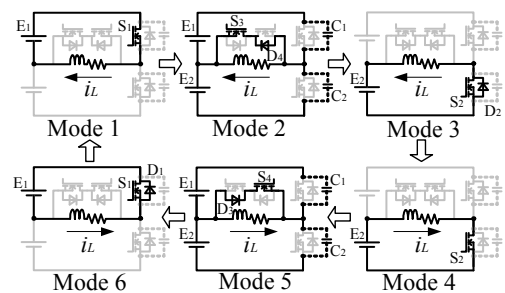


図 3 動作モード遷移図
Fig.3. Mode transition chart.

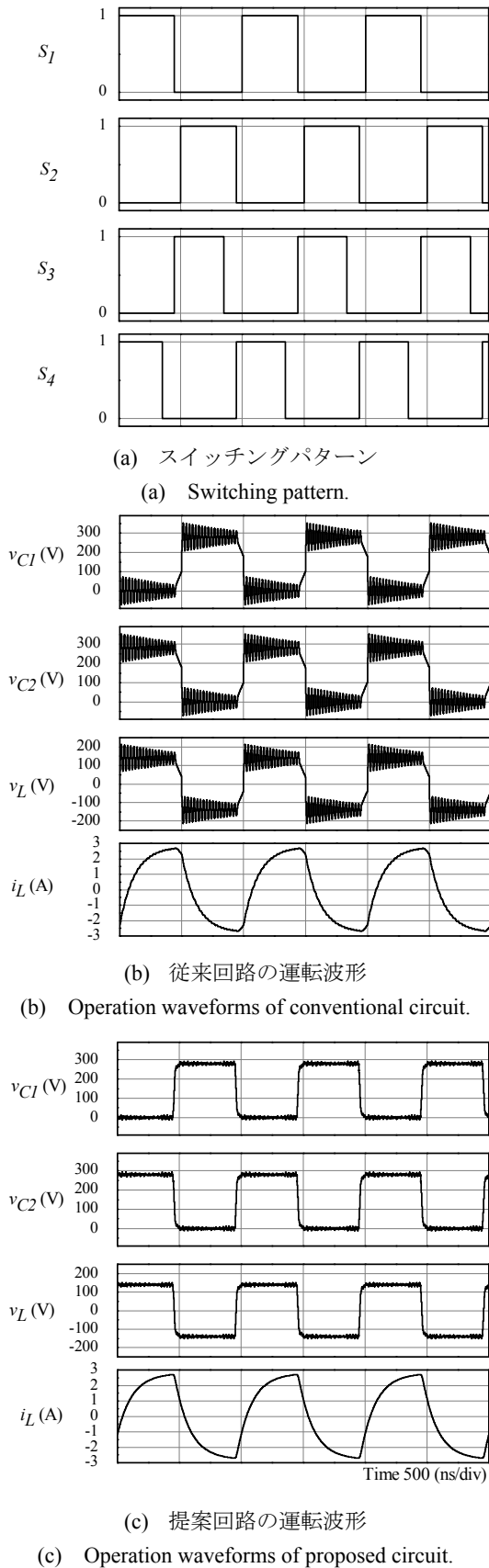


図4 200 W 出力時の動作波形
Fig.4. Output waveforms at 200-W output.

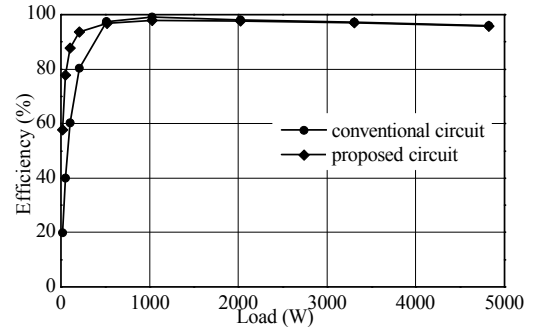


図5 出力-効率特性
Fig.5. Output power - efficiency curve.

E2-Load-S2 の経路で電流が流れる。Mode4 では S3 に電流が流れていないため、いつ S3 をオフしてもよい。Mode5 では E2-D3-S4-C2 の経路で電流が流れ、C2 を高速に充電すると同時に、C1 に蓄えられていた電荷が C1-E1-D3-S4 の経路で E1 に回収される。また、Mode4 で誘導性負荷のインダクタ成分に蓄えられていたエネルギーは Load-C1-E1 と Load-C2-E2 による 2 つの経路で還流する。Mode6 では Load-S1 および D1-E1 の経路での還流モードが続く。

3. シミュレーションによる運転特性の検証

提案した回路の有効性を確認するため、5 kW 出力のハーフブリッジインバータを想定し、シミュレーションにより動作検証を行った。回路中の配線インダクタ成分を考慮した条件にて、動作周波数 1 MHz、デューティサイクル 50%、S1 と S2 のデッドタイム 50 ns で 200 W を出力したときの動作波形を図 4 に示す。従来の回路では、負荷とドレインソース間寄生容量の時定数でターンオフ時間が左右されるため、軽負荷時において時定数が大きくなりターンオフ時間が長くなる。一方、図 4 より提案した回路ではターンオフ時間が短くなることが確認できる。これにより、ターンオフ損失を低減することができる。また、S1 および S2 をオンする際にドレインソース間電圧が低いために、ターンオン損失も低減することができる。図 5 に負荷を変化させたときの効率特性を示す。負荷 500 W 以下の軽負荷時において従来の回路に比べ提案した回路の方が最大 13 ポイント高効率であることがわかる。負荷 500 W 以上の重負荷時においては、従来の回路でもターンオフ時間が短いため、効率差はほとんどみられない。

4. まとめ

本稿ではハーフブリッジインバータを例に挙げ、MOSFET のスイッチング損低減法を提案し、シミュレーションで運転特性を検証した。その結果、軽負荷時に最大 13 ポイントの高効率化を達成できることを確認した。

文 献

(1) 矢島・野口:「インダクティブパルス重畳方式による超高速スイッチング素子の駆動回路」電気学会全国大会, Vol.4, pp.270-271 (平 20)