

インバータのデッドタイムとオーバーラップタイム補償 に関する検討

池上 憲*, 野口 季彦 (静岡大学)

Study on Dead Time and Overlap Time Compensation of Inverter
Akira Ikegami and Toshihiko Noguchi (Shizuoka University)

1. はじめに

電圧形インバータ (VSI) では上下アーム短絡を防止するためデッドタイムが必要であり, 電流形インバータ (CSI) では常に電流経路を確保するためオーバーラップタイムが必要である。これらが原因となって, 理想的な場合と比べ出力に歪が生じる。そこで, 本稿ではこれらによる歪を補償する手法について, 双対性の観点から検討したので報告する。

2. 回路構成と補償法

Fig. 1 に H ブリッジ VSI, Fig. 2 に H ブリッジ CSI の回路構成を示す。また, Table 1 に両者のスイッチング状態を示す。VSI の直流電圧 V は 100 V, 負荷は抵抗 3Ω , インダクタンス 3.6 mH , デッドタイム t_d は $8 \mu\text{s}$ とする。CSI の直流電流 I は 27 A, 負荷は抵抗 4.7Ω , キャパシタンス $260 \mu\text{F}$, オーバーラップタイム t_o は $8 \mu\text{s}$ とする。両回路ともインバータに対する指令値を 100 Hz の正弦波, キャリア周波数 f_{sw} を 10 kHz としている。VSI 出力電流の極性に依りて, 電圧指令値に $\pm V t_d f_{sw}$ のオフセットを加えることにより t_d に起因する電流歪を補償することができる。VSI と双対関係にある CSI の場合は, 電流指令値に $\pm I t_o f_{sw}$ のオフセットを加えることにより t_o に起因する電圧歪を補償すればよい。Fig. 3 に CSI のオーバーラップタイム補償法のブロック図を示す。

3. シミュレーション結果とまとめ

H ブリッジ VSI の出力電圧と負荷電流のシミュレーション波形を Fig. 4 に示す。上から未補償の出力電圧と負荷電流, 補償後の出力電圧と負荷電流である。H ブリッジ VSI の未補償時出力電流の THD (30 次まで) は 2.4 % であるが, 補償のある場合は 0.44 % と 2.0 ポイントほど改善される。一方, H ブリッジ CSI の出力電流と負荷電圧のシミュレーション波形を Fig. 5 に示す。H ブリッジ CSI の未補償時負荷電圧の THD (30 次まで) は 2.3 % であるが, 補償のある場合は 0.44 % と 1.9 ポイントほど改善される。これらのシミュレーション結果から, 双対関係に基づいてデッドタイムやオーバーラップタイムの補償を行うことにより, 出力歪の補償が可能であることを確認できた。

Table 1. Switching states of VSI and CSI.

Q ₁	Q ₂	Q ₃	Q ₄	出力
1	0	0	1	+V
1	0	1	0	0
0	1	0	1	0
0	1	1	0	-V

Q ₁	Q ₂	Q ₃	Q ₄	出力
0	1	1	0	+I
0	1	0	1	0
1	0	1	0	0
1	0	0	1	-I

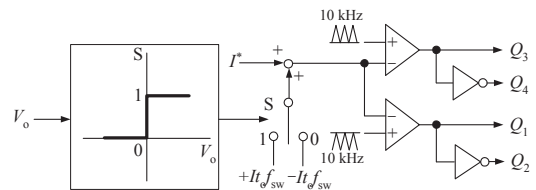


Fig. 3. Block diagram of overlap time compensation for CSI.

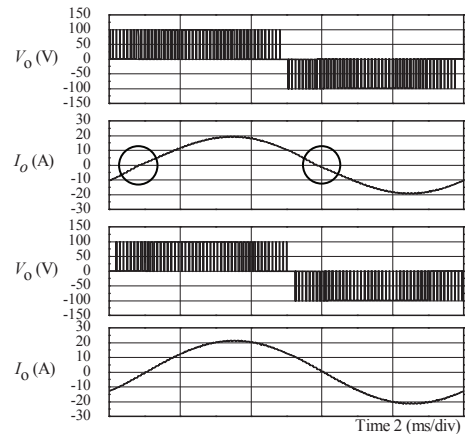


Fig. 4. Output waveforms of voltage-source inverter.

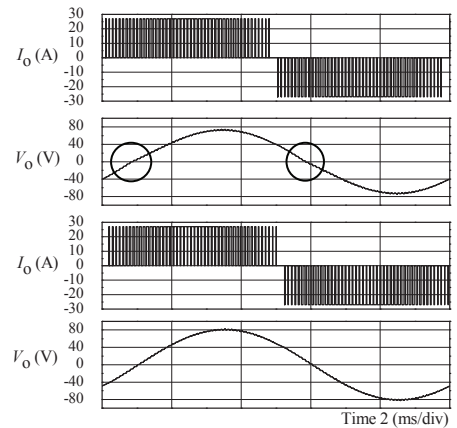


Fig. 5. Output waveforms of current-source inverter.

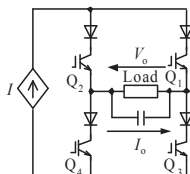
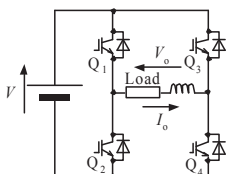


Fig. 1. Voltage-source inverter. Fig. 2. Current-source inverter.