

# 負荷短絡補助回路を用いた MOSFET の高速スイッチング法

—チョップパへの適用と運転特性—

正員 野口 季彦\* 学生員 水野 知博\*

## High-Speed Switching Method of MOSFET Using Auxiliary Circuit Shorting Load

—Application and Operation Characteristics of Chopper—

Toshihiko Noguchi\*, Member, Tomohiro Mizuno\*, Student Member

(2011年11月25日受付)

This paper describes a high-speed switching method of MOSFETs applied to a chopper. By employing a set of auxiliary switch and diode in parallel with a load, the turn-off time can be reduced, which makes a high frequency drive possible. It was confirmed through experimental tests that an actual duty cycle of the main MOSFET was effectively improved by the proposed method, especially in a low-load range.

キーワード: MOSFET, 高速スイッチング, ターンオン, ターンオフ, 補助回路, チョップパ

Keywords: MOSFET, high-speed switching, turn-on, turn-off, auxiliary circuit, chopper

### 1. はじめに

MOSFET を高周波駆動するには、ターンオン時間およびターンオフ時間を短縮することが求められる。ターンオン時間は、ゲート入力容量を高速に充電することにより短縮することができる<sup>(1)</sup>。しかし、ターンオフ時間は出力容量を充電する時間によって決定されるためゲートドライブ回路側での制御は困難である。そこで、本稿では補助回路を用いることによりターンオフ時間を短縮する手法を提案し、チョップパを適用例として採り上げ実機検証したので報告する。

### 2. 回路構成と動作原理

〈2・1〉 回路構成 Fig.1 に、負荷と並列に補助ダイオード D2 と補助スイッチ S2 を従来の回路に付加した補助回路付きチョップパを示す。電源電圧  $E$  を 100 V、主素子 S1 および補助スイッチ S2 には MITSUBISHI 製 FK30SM-5、還流ダイオード D1 および補助ダイオード D2 には ST 製 STTH60L06、負荷は誘導性負荷を用いた。

〈2・2〉 動作原理 従来の回路において、S1 のターンオフ時間は負荷と S1 の出力容量の時定数によって決定される。このため、負荷電流が小さくなるほどターンオフに時間がかかる。提案する回路では、S1 をオフした直後に S2 をオンすることにより、 $E$ -D2-S2-S1 の経路でインパルス状

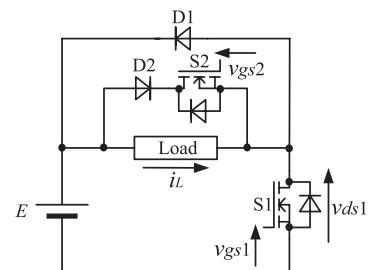


Fig. 1. Proposed chopper with auxiliary circuit.

に電流を流すことで S1 の出力容量を高速に充電し、ターンオフ時間を大幅に短縮する。この負荷短絡補助回路はソフトスイッチングを目的とするものではなく、ハードスイッチング特性を改善しようとするものである<sup>(2)</sup>。

### 3. 実機検証

提案した回路の有効性を確認するために、実機検証を行った。負荷を  $400 \Omega$ - $0.4 \text{ mH}$  とし、従来の回路および提案した回路で駆動周波数 200 kHz、デューティサイクル 50%での動作波形を Fig.2 および Fig.3 に示す。これらの図からわかるように、従来の回路に比べ提案した回路の方がドレインソース電圧  $v_{ds1}$  の立ち上がり時間が短くなることが確認できる。実際のオンデューティサイクルはそれぞれ 55.3%、50.6%となった。また、駆動周波数を変化させたときの駆動周波数と実際のオンデューティサイクルの関係を Fig.4 に示す。同図からわかるように、高周波駆動時において従来の回路に比べ提案した回路の方がデューティサイクル 50%に近

\* 静岡大学  
〒432-8561 浜松市中区城北 3-5-1  
Shizuoka University  
3-5-1, Johoku, Naka-ku, Hamamatsu 432-8561, Japan

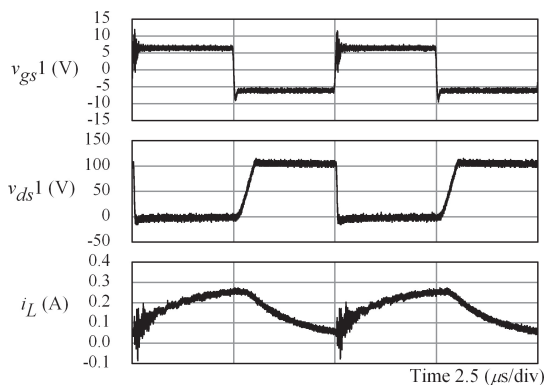


Fig. 2. Experimental waveforms of conventional circuit.

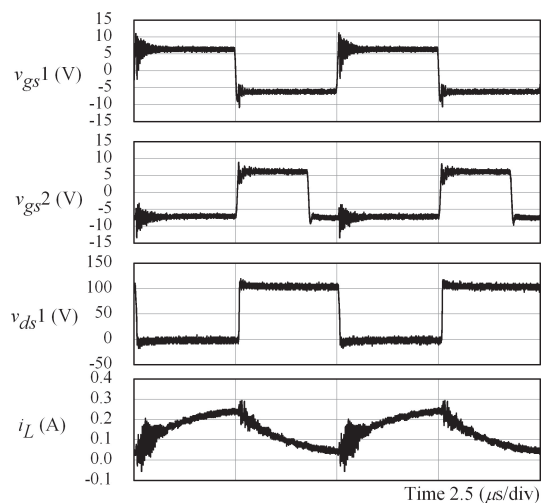


Fig. 3. Experimental waveforms of proposed circuit.

い運転を行えることが確認できる。駆動周波数 1 MHz での実際のオンデューティサイクルはそれぞれ 79.1%, 52.8% となった。そして、駆動周波数 200 kHz で負荷率 0.62 を一定とした条件での負荷と実際のオンデューティサイクルの関係を図 5 に示し、負荷と効率の関係を図 6 に示す。図 5 からわかるように、軽負荷時においても従来回路に比べ提案した回路の方がデューティサイクル 50% に近い運転を行えることが確認できる。これは、軽負荷時において負荷電流が小さく、従来の回路では S1 の出力容量を充電する時間が長くなるためである。一方、重負荷時においては従来の回路と提案した回路はどちらもほぼデューティサイクル 50% に近い運転を行うことができる。これは、重負荷時では負荷電流が大きく、従来の回路においても S1 の出力容量を高速に充電できるためである。図 6 からわかるように、従来の回路に比べ提案した回路は効率が下がるが、これは補助回路によるスイッチング損および導通損が増加したためである。

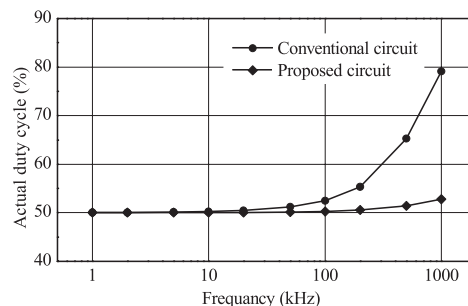


Fig. 4. Frequency-actual duty cycle characteristic.

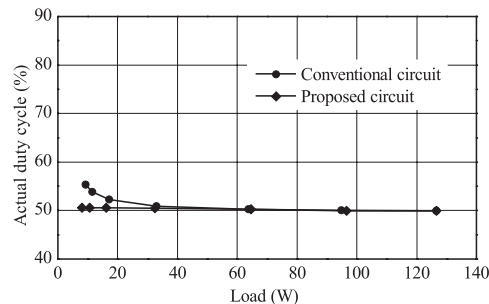


Fig. 5. Load-actual duty cycle characteristic.

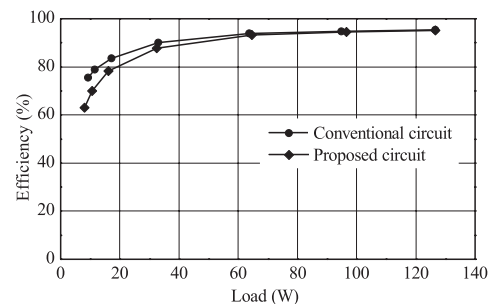


Fig. 6. Load-efficiency characteristic.

#### 4. まとめ

本稿では負荷短絡補助回路を用いた MOSFET の高速スイッチング法をチョッパに適用し、実機検証を行った。その結果、1 MHz 駆動時において軽負荷時に実際のオンデューティサイクルを 26.3 ポイント改善できることを確認した。今後は、この負荷短絡補助回路をインバータにも適用し、その効果を検証していく予定である。

#### 文 献

- (1) T. Noguchi, S. Yajima, and H. Komatsu: "Development of Gate Drive Circuit for Next-Generation Ultra High-Speed Switching Devices", *IEEJ Trans. IA*, Vol.129, No.1, pp.46-52 (2009-1) (in Japanese)  
野口季彦・矢島哲志・小松宏禎:「次世代超高速スイッチング素子ゲート駆動回路の開発」, *電学論 D*, Vol.129, No.1, pp.46-52 (2009-1)
- (2) R.W. De Doncker and J.P. Lyons: "The Auxiliary Resonant Commutated Pole Converter", *Conf. Rec. of the IEEE-IAS Annual Meeting*, Vol.2, pp.1228-1235 (1990)