

インダクタモジュールを用いた マルチレベル電流形インバータの実機検証

池上 憲* 野口 季彦 (静岡大学)

Experimental Verification of Inductor Module Based Multilevel Current-Source Inverter

Akira Ikegami*, Toshihiko Noguchi (Shizuoka University)

This paper discusses an inductor module based new power electronics circuit topology that realizes a multilevel current-source inverter. Component counts of the proposed and the conventional circuit topologies are compared, where the proposed circuit allows significant reduction of the component counts. Several simulation and experimental results show that the proposed circuit can properly generate a five-level current waveform with a simple circuit topology. The efficiency of the prototype including a DC current power source is 90.6 % at 133 W output power.

キーワード: マルチレベル, 電流形インバータ, インダクタモジュール, トポロジー, Hブリッジ
(multilevel, current-source inverter, inductor module, topology, H-bridge)

1. はじめに

マルチレベルインバータは、動作原理の違いから電圧形インバータ (VSI) とその双対回路である電流形インバータ (CSI) に分類され、多段の電圧または電流波形を出力することができる。2レベルインバータと比較すると、マルチレベルインバータは、レベル数 M に対しスイッチング素子は $M-1$ 分の1の耐圧のものを使用することができるので、高電圧に対応した大容量の装置を低耐圧なスイッチング素子で容易に実現することができる。しかも、出力波形の dv/dt や di/dt が小さくなるので、EMI ノイズを大幅に低減できるだけでなく出力高調波を効果的に改善することができる。これまで、マルチレベル CSI の回路構成や制御法はいくつか提案されている⁽¹⁾⁻⁽⁶⁾。従来回路には、Hブリッジ CSI を複数並列に接続した図1の並列HブリッジCSIや図2のマルチセルCSIなどが報告されている⁽⁷⁾⁽⁸⁾。並列HブリッジCSIでは各ブリッジに絶縁された直流電流源が必要となるので、多くの直流電圧源または絶縁トランスが必要となる。一方、マルチセル方式ではインダクタが多数必要であり、従来のトポロジーでは部品点数が多いという問題がある。

そこで、本稿ではHブリッジCSIを基にインダクタモジュール方式を新規に提案する⁽⁹⁾⁽¹⁰⁾。従来回路と提案回路のトポロジーを比較検討し、5, 7レベル電流を出力する場合についてシミュレーションで動作検証を行った。さらに5レベル電流を出力する提案回路の実機を試作し、提案する回路構成と動作原理の妥当性を確認したので報告する。

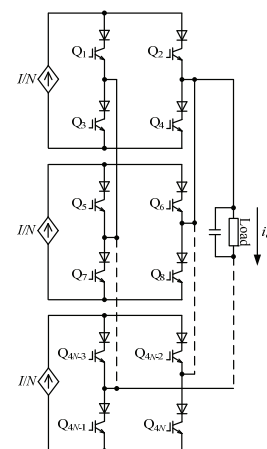


図1 並列HブリッジCSIの構成
Fig. 1. Configuration of parallel H-bridge CSI.

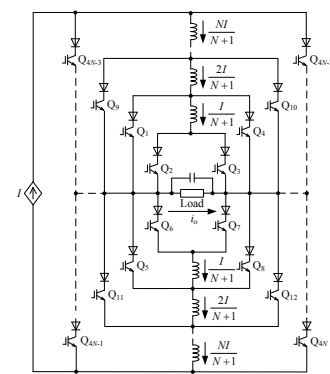


図2 マルチセルCSIの構成
Fig. 2. Configuration of multicell CSI.

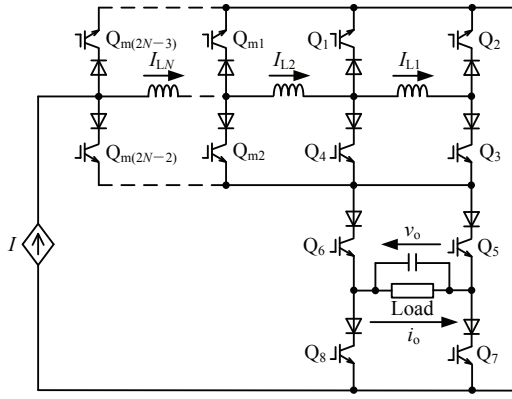


図3 マルチレベルインダクタモジュール電流形インバータ
Fig. 3. Multilevel inductor module based current-source inverter.

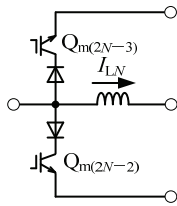


図4 インダクタモジュール
Fig. 4. Inductor module.

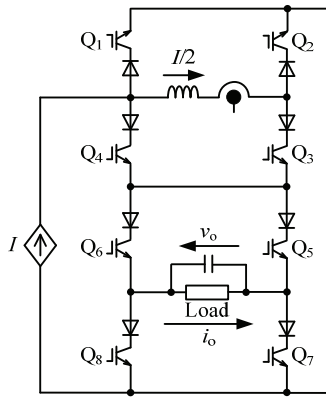


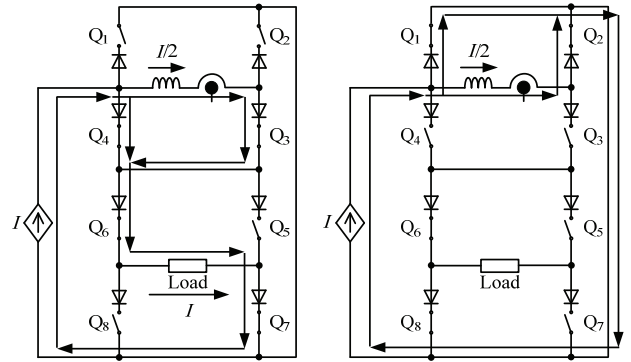
図5 5レベルインダクタモジュールCSI
Fig. 5. Five-level inductor module based CSI.

2. 回路構成と動作原理

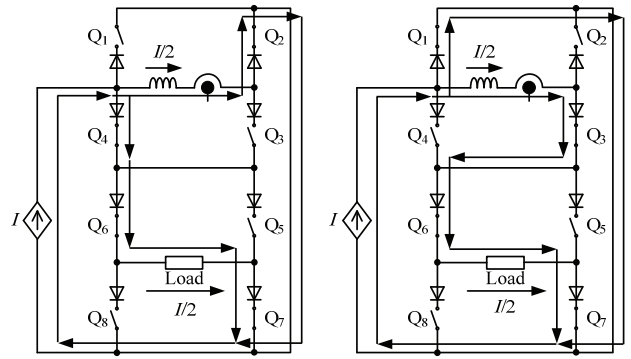
〈2.1〉 回路構成と動作原理 図3に提案回路を示す。この回路はHブリッジCSIを主インバータとして、図4に示すスイッチング素子、ダイオード、インダクタだけで構成されたインダクタモジュールを組み合わせたものである。提案回路は単一の直流電流源で構成されること、モジュール構造をもつこと、必要な絶縁ゲートドライブ電源がレベル数によらず同数であるという特長がある。提案回路はスイッチングの冗長性を利用して、インダクタモジュールの充電モードと放電モードを切り換えることで、インダクタ電流を一定に保ちつつマルチレベル電流を出力する。 k 番目のインダクタモジュールの電流を I_{Lk} とおくと、 I_{Lk} は次のような漸化式で表わすことができる。 N はインダクタモジュー

表1 5レベルインダクタモジュールCSIのスイッチング状態
Table 1. Switching states of five-level inductor module based CSI.

Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8	i_o
0	0	1	1	0	1	1	0	$+I$
0	1	0	1	0	1	1	0	$+I/2$
1	0	1	0	0	1	1	0	$+I/2$
1	1	0	0	0	1	0	1	0
1	1	0	0	1	0	1	0	0
1	0	1	0	1	0	0	1	$-I/2$
0	1	0	1	1	0	0	1	$-I/2$
0	0	1	1	1	0	0	1	$-I$



(a) 電流保持モード ($i_o = +I$) (b) 電流保持モード ($i_o = 0$)
(a) Current holding mode ($i_o = +I$). (b) Current holding mode ($i_o = 0$).



(c) 充電モード (d) 放電モード
(c) Charging mode. (d) Discharging mode.

図6 各動作モードの電流経路

Fig. 6. Current paths of operation modes.

ール数である。

$$I_{Lk} = I_{L(k-1)} + \frac{I}{N+1} \quad (k=1, 2 \dots N, I_{L0} = 0)$$

図5の5レベル電流を出力する場合を例に、提案回路の電流経路を説明する。提案回路のスイッチング状態を表1に示す。5レベル電流出力なので、 $+I$ 、 $+I/2$ 、 0 、 $-I/2$ 、 $-I$ の電流を負荷に出力する。このとき、インダクタモジュールにおけるインダクタ電流は後述するようにスイッチングの冗長性を利用して、スイッチングモードを適切に切り換えることにより常に $I/2$ に制御される。また、図6に基本波出力の正サイクルにおける4つの動作モードを示す。図6(a)の電流保持モードにおいて、インダクタは短絡されているのでインダクタ電流は保持され、最大レベル $+I$ を出力する。図6(b)の電流保持モードにおいても同様に、インダクタは短絡されているのでインダクタ電流は保持されるととも

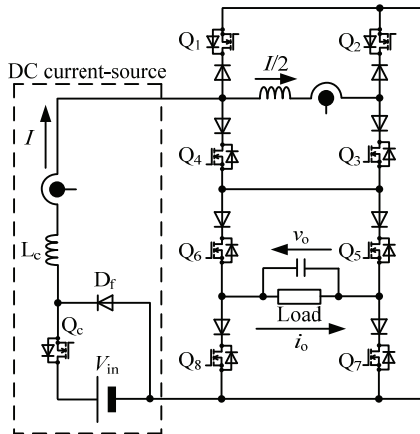


図7 電流源をチョップで構成した5レベルの提案回路
Fig. 7. Five-level proposed circuit with chopper based DC current-source.

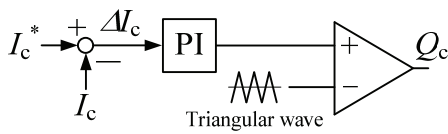


図8 チョップ制御ブロック図
Fig. 8. Control block diagram of buck chopper.

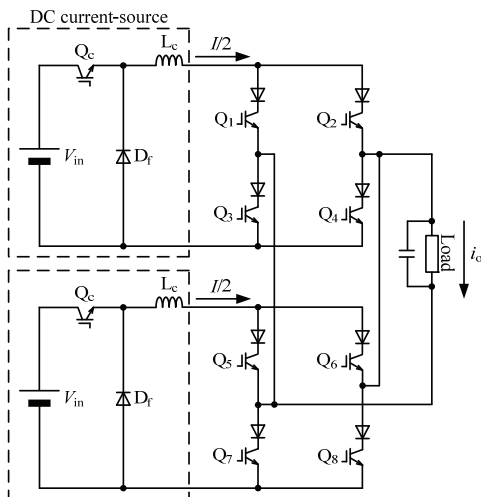


図9 5レベル並列HブリッジCSI
Fig. 9. Five-level parallel H-bridge CSI.

に、負荷にはゼロレベルを出力する。充電モードでは負荷とインダクタが並列接続されるので、インダクタは直接電流源からエネルギーを供給される。放電モードでは電流源が短絡しているので、インダクタはエネルギーを放出する。電源電流の1/2に相当するI/2を負荷に出力する際、これら4つの動作モードのうち図6(c)の充電モードと同図(d)の放電モードを交互に切り換えることにより、インダクタに流れる電流をI/2に制御する。

〈2・2〉 直流電流源 電流形インバータは直流電流源を必要とする。直流電流源を構成するには、直流電圧源と直列にインダクタンスの大きな平滑リアクトルを接続する方法があるが、装置の大型化や重量増加の原因となるので、

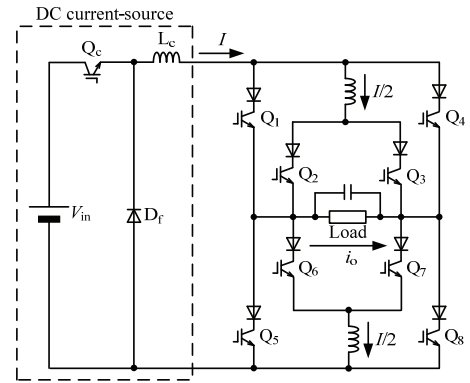


図10 5レベルマルチセルCSI
Fig. 10. Five-level multicell CSI.

表2 5レベルトポロジーの部品点数の比較
Table 2. Comparison of five-level topology component counts.

Circuit configuration	Parallel H-bridge	Multicell	Inductor module
Switching devices	10	9	9
Diodes	10	9	9
Inductors	2	3	2
Gate drive power supplies	6	5	5
DC voltage-sources	2	1	1

表3 一般化した部品点数の比較

Table 3. Generalized comparison of component counts.

Circuit configuration	Parallel H-bridge	Multicell	Inductor module
Switching devices	$5(M-1)/2$	$2M-1$	$M+4$
Diodes	$5(M-1)/2$	$2M-1$	$M+4$
Inductors	$(M-1)/2$	$M-2$	$(M-1)/2$
Gate drive power supplies	$M+1$	$(M+5)/2$	5
DC voltage-sources	$(M-1)/2$	1	1

提案回路では図7に示すように降圧チョップの電流制御を行うことにより制御電流源を構成する。降圧チョップの制御ブロック図を図8に示す。まず、電流指令値とリアクトル電流の偏差をPI制御器に入力し、次にチョップ出力電圧指令値と三角波キャリア信号を比較することによりスイッチング素子のゲート信号を生成する。このとき、三角波キャリア信号の周波数を高くするとともに、電流制御のループゲインを上げることによりリアクトルのインダクタンスを大幅に低減することができる。

〈2・3〉 部品点数の比較 並列HブリッジCSI、マルチセルCSIと提案回路の部品点数を比較する。5レベル出力の従回路において直流電流源を上で述べたように構成するとそれぞれ図9、図10のようになる。部品点数を数え上げると5レベルの場合は表2のようになり、一般化した回路構成では表3のようになる。ただし、Mはレベル数を表す。これらの表より提案回路は最も少ない部品点数で構成できることがわかる。特に、提案回路はレベル数を増加しても必要なゲートドライブ電源は常に5個であり、多レベル化する際に非常に有利である。出力レベル数と部品点数の関係を図11~13に示す。いずれの回路構成においてもレベル

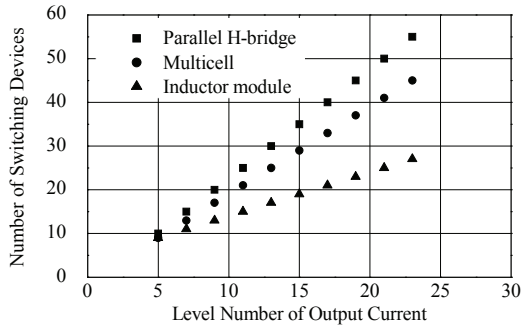


図 11 出力レベル数—スイッチング素子数
Fig. 11. Level number and number of switching devices.

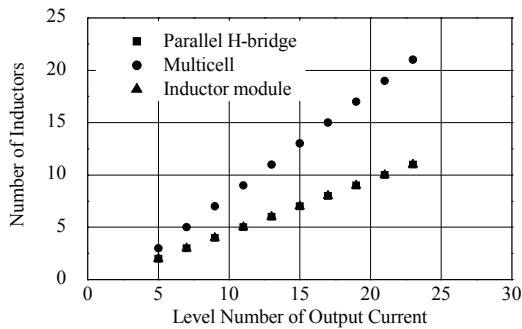


図 12 出力レベル数—インダクタ数
Fig. 12. Level number and number of inductors.

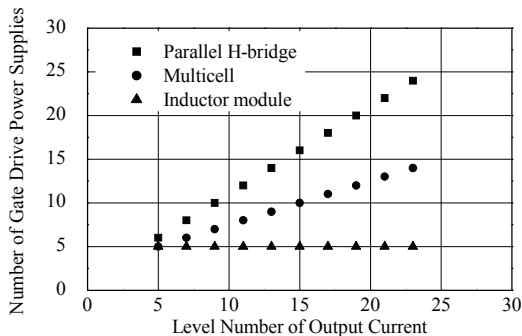


図 13 出力レベル数—ゲートドライブ電源数
Fig. 13. Level number and number of gate drive power supplies.

数増加に伴い部品点数も増加するが、提案回路は増加量が最も小さいことがわかる。

3. シミュレーションによる検証

提案回路の動作をシミュレーションで検証した。まず、5レベルを出力する場合について述べる。図 14 に 5 レベルトポロジーの制御ブロック図を示す。オフセットの異なる 4 つの三角波キャリア信号を用いて出力電流指令値をパルス幅変調 (PWM) する。インダクタモジュール電流はその指令値との偏差をとり、偏差信号をヒステリシスコンパレータで量子化する。量子化した極性信号が 1 ならば充電モード、0 ならば放電モードのスイッチング状態を選択する。シミュレーションの条件は直流電源電圧 140 V、チョップのインダクタンス L_c を 4.89 mH、インダクタモジュールのインダクタンス L_1 を 0.89 mH、負荷を純抵抗で 16 Ω とし、15.5 μF のフィルタキャパシタを並列に接続している。三角波比較

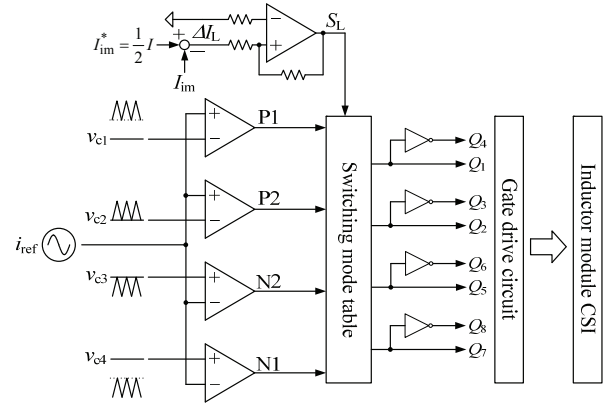


図 14 5 レベル提案回路の制御ブロック図
Fig. 14. Control block diagram of five-level proposed circuit.

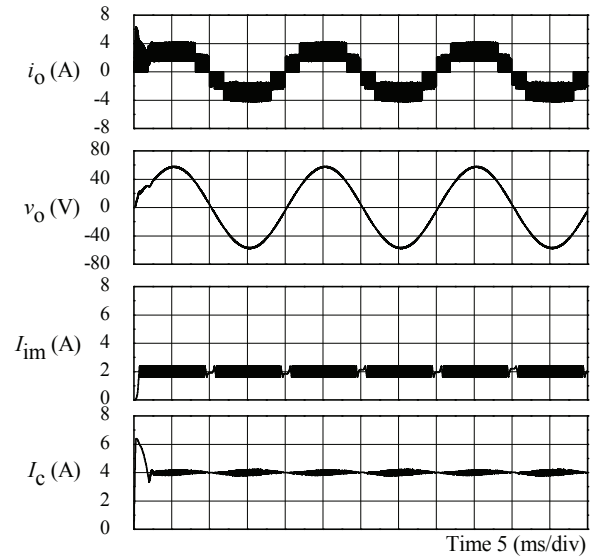


図 15 5 レベル提案回路のシミュレーション波形
Fig. 15. Simulation waveforms of five-level proposed circuit.

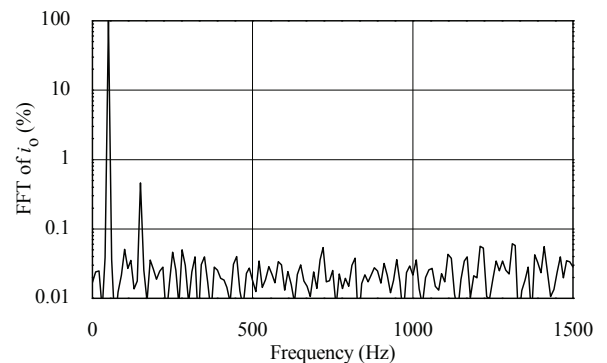


図 16 出力電流の周波数スペクトル (シミュレーション結果)
Fig. 16. Frequency spectra of output current (simulation result).

法により PWM されたスイッチング周波数と出力基本波周波数はそれぞれ 20 kHz、50 Hz とした。直流電源の電流指令値は 4 A とした。図 15 にシミュレーション波形を示す。上から出力電流、負荷電圧、インダクタモジュール電流、直流電流を示す。最初の 2 ms はインダクタモジュールの電流が 0 A で、直流電源の出力電流も 0 A の状態からの起動時過渡状態を示している。このように、特にインダクタモ

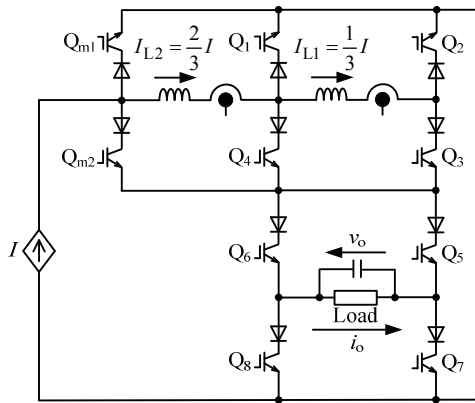


図 17 7 レベルインダクタモジュール CSI
Fig. 17. Seven-level inductor module based CSI.

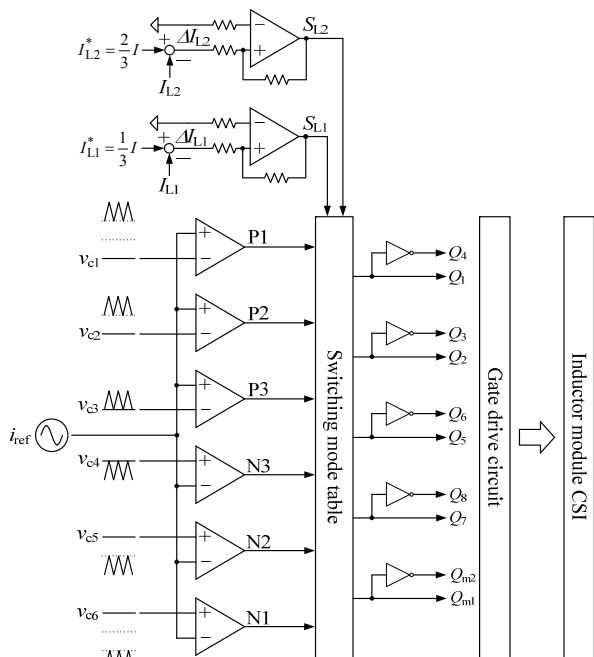


図 18 7 レベル提案回路の制御ブロック図
Fig. 18. Control block diagram of seven-level proposed circuit.

ジュールのプリチャージを行っていないとしても、速やかに定常的な運転状態に入ることができる。一方、定常状態の波形から提案回路は 5 レベルの電流波形を適切に出力していることがわかる。また、負荷電圧はフィルタキャパシタによって歪の少ない正弦波となっている。インダクタモジュール電流を見ると、5 レベル電流の中間レベルである 2 A に制御されており、直流電流源電流は 4 A 一定に制御できていることがわかる。図 16 に出力電流の周波数スペクトルを示す。第 30 次高調波までの総合歪率 (THD) を求めると 0.475 % となった。

次に、7 レベル電流を出力する場合についてシミュレーションを行った。図 17 に 7 レベル出力の場合の提案回路を示す。この回路では前述の漸化式に基づきインダクタ電流 I_{L1} を $I/3$ 、 I_{L2} を $2I/3$ となるように制御する。図 18 に制御ブロック図を示す。原理は 5 レベル出力の場合と同様で、オフ

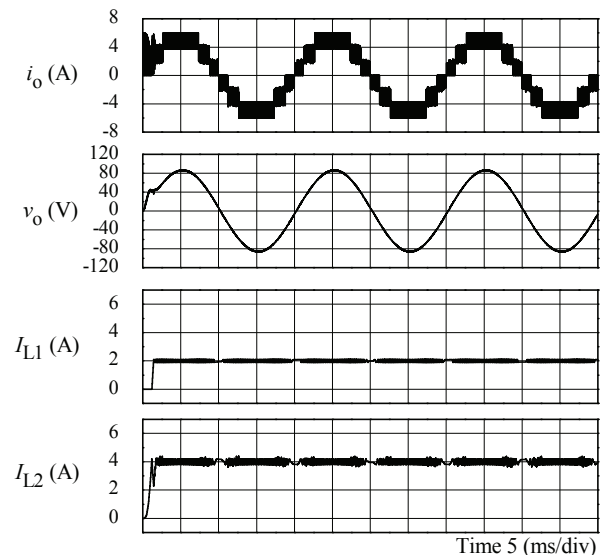


図 19 7 レベル提案回路のシミュレーション波形
Fig. 19. Simulation waveforms of seven-level proposed circuit.

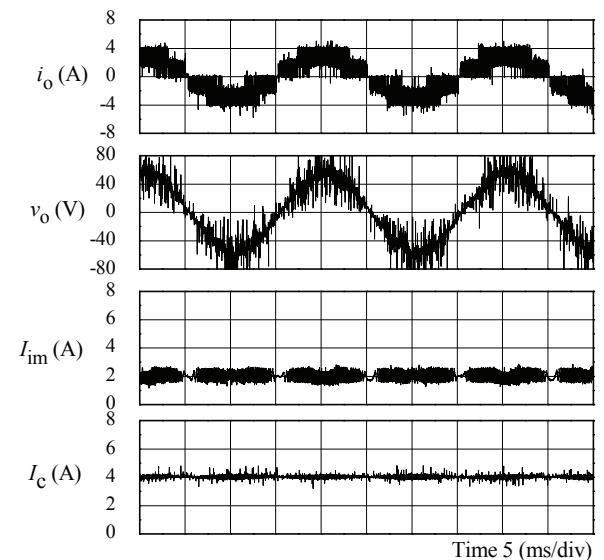


図 20 5 レベル提案回路の実験波形
Fig. 20. Experimental waveforms of five-level proposed circuit.

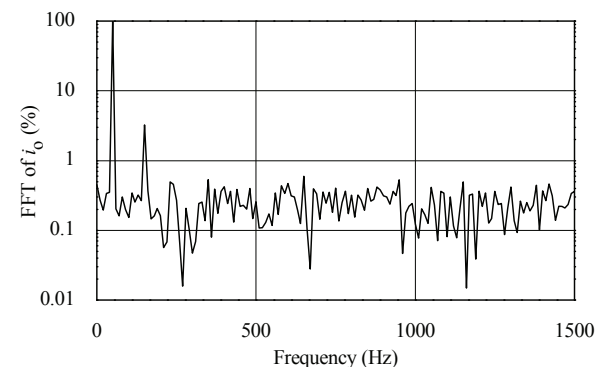


図 21 出力電流の周波数スペクトル (実験結果)
Fig. 21. Frequency spectra of output current (experimental result).

セットの異なる 6 つの三角波キャリア信号を用いて出力電流指令値を PWM する。インダクタモジュール電流はそれぞれ指令値との偏差をとり、偏差信号をヒステリシスコンパ

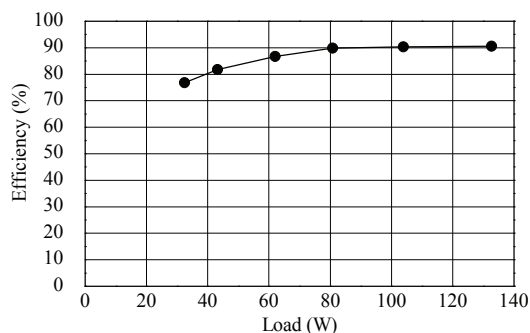


図 22 負荷-効率特性
Fig. 22. Load-efficiency characteristic.

レクタにて量子化し、その極性信号に基づいてスイッチング状態を選択する。このシミュレーションでは理想電流源を用い、直流電流源電流を 6 A、2つのインダクタモジュールのインダクタンスを 5 mH、その他の条件は 5 レベル出力の場合と同様にした。図 19 のシミュレーション結果は、上から出力電流、負荷電圧、インダクタ電流 I_{L1} 、 I_{L2} を表している。同図より、提案回路は 7 レベルの電流波形を適切に出力していることがわかる。また、負荷電圧はフィルタキャパシタによって歪の少ない正弦波となっており、 I_{L1} は 2 A、 I_{L2} は 4 A を保つように制御できていることもわかる。

4. 実機検証

提案回路の動作を検証するため、5 レベルトポロジの実機を試作した。スイッチング素子は STM 製 STW43NM60N (600 V, 35 A)、ダイオードは STM 製 STTH60L06 (600 V, 60 A) を用いた。各スイッチング素子はオーバーラップタイムを 2 μ s つけて動作させている。104 W 出力時の実験波形を図 20 に示す。上から出力電流、負荷電圧、インダクタモジュール電流、直流電流源であるチョップの出力電流を表している。提案回路は 5 レベルの電流波形を適切に出力していることがわかる。負荷電圧はスイッチングに伴うサージが見られるものの、フィルタキャパシタによって正弦波となっている。インダクタモジュール電流は中間レベルである 2 A を保つように制御できおり、チョップ電流も 4 A 一定に制御できている。図 21 に出力電流の周波数スペクトルを示す。第 30 次高調波までの THD を求めると 3.66 % となった。また、YOKOGAWA 製の WT210 を用いてチョップへの入力電力を測定した。出力電力は YOKOGAWA 製の DL850 で測定した出力電流と負荷電圧を用いて計算し、チョップを含めた提案回路の効率を算出した。負荷-効率特性を図 22 に示す。入力が定電流源であるため、MOSFET のオン抵抗による導通損は、出力電力によらず一定となる。そのため、出力電圧が低い軽負荷時にはオン抵抗による電圧降下の影響が大きく効率が低下する。最高効率は 133 W 出力時で 90.6 % となった。

5. まとめ

本稿では H ブリッジ CSI を基にしたマルチレベルインバ

ータとして新たにインダクタモジュール方式を提案し、5 レベル電流を出力する場合と一般化した場合について従来回路と部品点数を比較した。提案回路は最も少ない部品点数で構成できることを示し、必要な絶縁ゲートドライブ電源は出力レベル数または回路構成の複雑化によらず 5 個で一定であることがわかった。提案回路の 5、7 レベルを出力する場合について、シミュレーションを通じ動作検証を行った。更に、提案回路の妥当性を確かめるため、5 レベルトポロジの実機を試作して動作を検証した。直流電流源であるチョップの電流制御を行い、インダクタモジュールの電流を中間レベルに保ちつつ、5 レベル電流を出力可能であることを確認した。出力電流の FFT 解析を行い、THD は 3.66 % であることを確認した。また、直流電流源を構成するチョップを含めた効率は 133 W 出力時で 90.6 % となった。

文 献

- (1) Y. Minamoto and T. Ohnishi: "New PWM Method of Current Fed Type Multi-level Inverter" IEEJ Trans., Vol.118-D, No.7/8, pp.855-860 (1998) (in Japanese)
皆本佳計・大西徳生:「三相電流形マルチレベルインバータの PWM 制御法」, 電学論 D, Vol.118, No.7/8, pp.855-860 (1998)
- (2) K. Iwaya and T. Noguchi: "Novel Current-Source Multi-Level Inverter Driven by Single Gate Drive Power Supply" IEEJ Trans., Vol. 126-D, No.1, pp.10-16 (2006) (in Japanese)
岩谷一生・野口季彦:「単一ゲートドライブ電源で駆動可能な電流形多レベルインバータ」, 電学論 D, Vol. 126, No.1, pp. 10-16 (2006)
- (3) Suroso and T. Noguchi: "New Generalized Multilevel Current-Source PWM Inverter with No-Isolated Switching Devices", proceeding of 2009 IEEE International Conference on Power Electronics and Drive Systems (PEDS), pp. 314-319 (2009)
- (4) Suroso and T. Noguchi: "Novel H-Bridge Multilevel Current-Source PWM Inverter with Inductor-Cells", proceeding of 2010 IEEE International Power and Energy Conference, pp. 445-450 (2010)
- (5) Suroso and T. Noguchi: "New H-Bridge Multilevel Current-Source PWM Inverter with Reduced Switching Device Count", proceeding of 2010 IEEE International Power Electronics Conference (IPEC-Sapporo), pp. 1228-1235 (2010)
- (6) T. Noguchi and Suroso: "Review of Novel Multilevel Current-Source Inverters with H-Bridge and Common-Emitter Based Topologies", IEEE Energy Conversion Congress and Exposition, Vol. 5, pp.4006-4011 (2010)
- (7) F. L. M. Antunes, A. C. Braga and I. Barbi: "Application of a Generalized Current Multilevel cell to Current-Source Inverters", IEEE Trans. on Power Electronics, Vol. 46, No. 1, pp. 31-38 (1999)
- (8) B. P. McGrath and D. G. Holmes: "Natural Current Balancing of Multicell Current Source Converters", IEEE Trans. on Power Electronics, Vol. 23, No. 3, pp. 1239-1246 (2008)
- (9) A. Ikegami and T. Noguchi: "Proposal of Inductor Module Current-Source Inverter", IEEJ Proc Annual Conference, Vol. 1, pp.61-62 (2013) (in Japanese)
池上憲・野口季彦:「インダクタモジュール電流形インバータの提案」, 平成 25 年電気学会全国大会, Vol. 1, pp.61-62 (2013)
- (10) A. Ikegami and T. Noguchi: "Study on Generalized Inductor Module Based Multilevel Current-Source Inverter", IEEJ Proc. IAS Annual Conference Vol. 1, pp.139-140 (2013) (in Japanese)
池上憲・野口季彦:「インダクタモジュールマルチレベル電流形インバータの一般化に関する検討」, 平成 25 年電気学会産業応用部門大会, Vol. 1, pp.139-140 (2013)