

ゲートドライブ電源昇圧補助回路を用いた MOSFET の高速スイッチング法 - 双方向チョッパへの適用と運転特性 -

村田 宗洋*, 野口 季彦 (静岡大学)

High-Speed Switching Method of MOSFET
Using Voltage Boost Auxiliary Circuit Fed by Gate Drive Power Supply
- Application to Bidirectional Chopper and Its Operation Characteristics -
Munehiro Murata*, Toshihiko Noguchi (Shizuoka University)

1. はじめに

MOSFET を高速スイッチングさせるには、ターンオン時間とターンオフ時間の両方を短縮することが求められる。ターンオン時間は、ゲート入力容量を高速に充電することにより短縮することができる⁽¹⁾。一方、ターンオフ時間はドレインソース間の寄生容量を充電する時間によって決定される。筆者らはこれまでゲートドライブ電源昇圧補助回路を降圧チョッパ、インバータに適用してターンオフ時間の短縮を実験的に確認してきた⁽²⁾。本稿では双方向チョッパにこの補助回路を適用して実機検証を行ったので報告する。

2. 回路構成と動作原理

<2・1>回路構成 図 1 にゲートドライブ電源昇圧補助回路を、図 2 に双方向チョッパ上アームと下アームの主素子 S1 と S2 に補助回路を設けた提案回路を示す。C1 と C2 は主スイッチング素子の出力容量を表している。入力電圧 E1 を 70 V、出力電圧 E2 を 140 V、S1 および S2 には ST 製 Y60NM60 ($C_{oss} = 2000$ pF)、補助素子 Sc1 には ST 製 P12NM60、補助ダイオード Dc1 には infineon 製 IDH12S60C、補助ダイオード Dc2 には infineon 製 D06S60、ツェナーダイオード ZD1 には ON Semiconductor 製 1N5349BG を 3 並列、補助インダクタ Lc1 には $4.5 \mu\text{H}$ のものを用いた。上アームの補助回路パラメータは下アームと同一である。

<2・2>動作原理 昇圧動作時、従来回路では S1 をスイッチングするとともに、S2 で同期整流することにより高効率なスイッチングが可能となる。しかし、S1 のターンオフ時間はインダクタに流れる電流によって決定されるため、軽負荷時には C1 がデッドタイム期間中に十分に充電されずターンオフが完了しない。その後、同期整流のために S2 がターンオンすると C1 を充電するために $\text{CB} \rightarrow \text{S2} \rightarrow \text{C1} \rightarrow \text{CB}$ の経路で短絡電流が流れ、効率が悪化する。

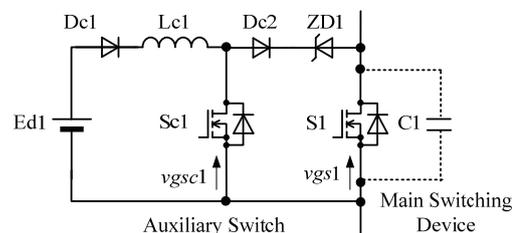


図 1 ゲートドライブ電源昇圧補助回路
Fig. 1. Voltage boost auxiliary circuit fed by gate drive power supply.

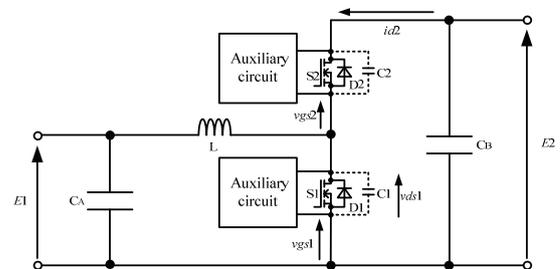


図 2 補助回路付き双方向チョッパ
Fig. 2. Proposed bidirectional chopper with auxiliary circuit.

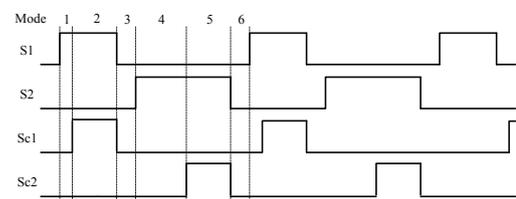


図 3 双方向チョッパのスイッチングパターン
Fig. 3. Switching pattern of bidirectional chopper with auxiliary circuit.

る。一方、S2 のターンオフは S1 のターンオンと同時に起こる。このとき、S2 のターンオフを完了させるために $\text{CB} \rightarrow \text{C2} \rightarrow \text{S1} \rightarrow \text{CB}$ の経路で短絡電流が流れるとともに、D2 に逆方向電圧がかかるため $\text{CB} \rightarrow \text{D2} \rightarrow \text{S1} \rightarrow \text{CB}$ の経路でリカ

バリ電流が流れるため大きな損失が発生する。そこで、提案回路では主素子をオフする直前まで補助インダクタにエネルギーを蓄えておき、主素子をオフした直後に補助素子をオフすることで出力容量を高速充電することにより短絡電流を低減し、高速かつ高効率なスイッチングを実現する。図 3 に双方向チョップのスイッチングパターンを示す。Mode1 では昇圧動作を行うために $E1 \rightarrow L \rightarrow S1 \rightarrow E1$ の経路で電流を流す。Mode2 で S1 がオンしている期間中に Sc1 をオンすることによって $Ed1 \rightarrow Dc1 \rightarrow Lc1 \rightarrow Sc1 \rightarrow Ed1$ の経路で電流が流れ Lc1 にエネルギーを蓄える。Mode3 で S1 がオフした直後に Sc1 をオフすることによって $Ed1 \rightarrow Dc1 \rightarrow Lc1 \rightarrow Dc2 \rightarrow ZD1 \rightarrow C1 \rightarrow Ed1$ の経路でインパルス状の電流を流して高速に C1 を充電する。このとき、充電にかかる時間は Lc1 と C1 で決まる共振周波数の 1/4 周期で決定される。上アームの動作についても同様である。

3. 実機検証

提案した回路の有効性を確認するために双方向チョップに補助回路を適用して実機検証を行った。従来回路および提案回路で駆動周波数 100 kHz, デューティサイクル 50%, デッドタイム 250 ns, 負荷素子のパラメータを $1000 \Omega - 1 \text{ mH}$ とした場合の動作波形を図 4, 図 5 に示す。図 4 より従来回路ではデッドタイム期間終了後、主素子がオンするときに、出力容量電荷を放電できていないため、電源が短絡され大きな短絡電流が流れることがわかる。また、S1 および S2 のゲートソース波形 v_{gs1} , v_{gs2} がターンオフ後に振動しているが、これは線路のインダクタンスと短絡電流により生ずる電圧の dv/dt により主素子の帰還容量を通じて入力容量に電流が流れるためである。一方、図 5 より提案回路では補助回路を動作させることによって出力容量を高速に充電できるため、主素子をオンさせるときの出力容量の電荷消費とリカバリ電流モードが発生しなくなり短絡電流を低減できる。また、提案回路では v_{gs1} の振動が従来回路に比べて抑制されていることも確認できる。これは主素子のターンオフ時間が補助回路のインダクタと出力容量の共振周波数で決定されるため、従来回路と比べて dv/dt が抑制されるからである。実験では、S1 ターンオン時の短絡電流を 21.2 A から 0 A まで、S2 ターンオン時の短絡電流も 10.2 A から 0 A まで低減することができた。また、負荷電力と効率の関係を図 6 に示す。同図から読み取れるように、従来回路より提案回路の方が高効率であり、21 W 出力時において効率は 38.2 % から 63.4 % と 25.2 pt 改善した。これは提案回路を適用することによって短絡電流を大幅に低減できたためである。

4. まとめ

本稿ではゲートドライブ電源昇圧補助回路を用いた

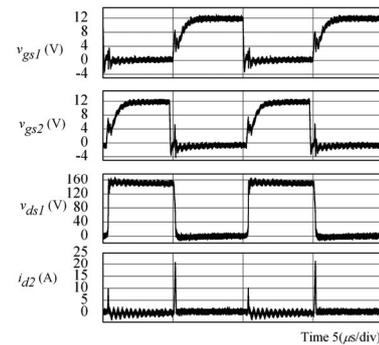


図 4 従来回路の実験波形

Fig. 4. Experimental waveforms of conventional circuit.

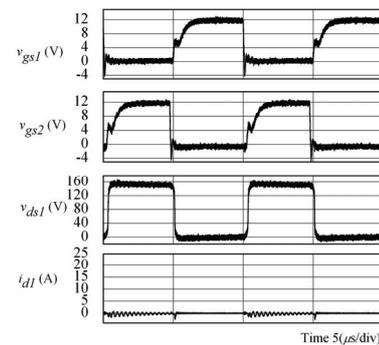


図 5 提案回路の実験波形

Fig. 5. Experimental waveforms of proposed circuit.

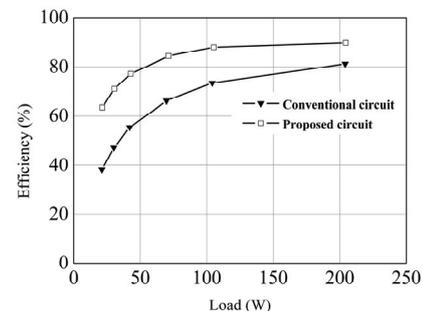


図 6 負荷-効率特性

Fig. 6. Load-efficiency characteristic.

MOSFET の高速スイッチング法を双方向チョップに適用し、実機検証を行った。その結果、動作周波数 100 kHz, 負荷を $1000 \Omega - 1 \text{ mH}$ としたとき効率を 25.2 pt 改善できることを確認した。本稿で提案したゲートドライブ電源昇圧補助回路を用いる手法は MOSFET の出力容量が大きい場合や MOSFET を並列接続する場合にさらに有効である。

文 献

- (1) 矢島・野口：電気学会全国大会, Vol.4, pp.270-271 (平 20)
- (2) 村田・野口：電子デバイス・半導体電力変換合同研究会資料, EDD-13-58, SPC-13-120 (平 25)
- (3) 餅川・小山：東芝レビュー 2006 vol. 61, No. 11, pp. 32-35 (平 18)