

スイッチングアシスト回路を用いた PWM インバータのスイッチング損失改善法

村田 宗洋*, 野口 季彦 (静岡大学)

Switching Loss Reduction of PWM Inverter Using Switching Assist Circuit
Munehiro Murata, Toshihiko Noguchi (Shizuoka University)

1. はじめに

高周波電力変換機器では全体の損失におけるスイッチング損の割合が大きくなる。特にインバータなどの電力変換器では、デッドタイム期間中にスイッチング素子の寄生出力容量を完全に充放電できない場合もあるため、スイッチング素子がターンオンする際に直流バスが短絡されて大電流がスイッチング素子を通り大きな損失が発生する。筆者らはスイッチングアシスト回路を提案し、寄生出力容量を高速に充電することで、ターンオン損失を低減できることを実験的に確認してきた⁽¹⁾。本稿では PWM インバータに提案回路を適用し、負荷電流の大きさと極性による補助回路の制御条件を加味して実機検証を行なったので報告する。

2. 回路構成と動作原理

<2・1>回路構成 図 1 にスイッチングアシスト回路を、図 2 にハーフブリッジインバータの主素子 S1 と S2 に本回路を設けた主回路を示す。C1 と C2 は主素子の寄生出力容量を表している。入力電圧 E1 および E2 を 70 V, S1 および S2 には ST 製 Y60NM60 ($C_{oss} = 2000$ pF), 補助素子 Sc1 には ST 製 P12NM60, 補助ダイオード Dc1 には infineon 製 IDH12S60C, 補助ダイオード Dc2 には infineon 製 D06S60, ツェナーダイオード ZD1 には ON Semiconductor 製 1N5349BG を 3 並列, 補助インダクタ Lc1 には $4.5 \mu\text{H}$ のものを用いた。下アームの補助回路は上アームのものと同様である。

<2・2>動作原理 従来回路では S1 がオフしてから S2 がオンするまでのデッドタイム期間において、 i_L が正の向きならば C1 は充電されターンオフは完了する。しかし、 i_L が小さく十分に C1 が充電されないまま S2 がオンすると、直流バスが短絡されて $E1 \rightarrow C1 \rightarrow S2 \rightarrow E2 \rightarrow E1$ の経路で大電流が流れ、S2 において大きなターンオン損失が発生する。 v_{gs2} が閾値を越えた瞬間のオン抵抗の値は大きく損失の要因となる。一方、 i_L が負の向きであれば、ボディダイオード D1 がオンし、出力容量は一切充電されない。デッドタイム期間が終了して S2 がオンすると C1 を充電する電流が流れるとともに、D1 に逆電圧がかかり $E1 \rightarrow D1 \rightarrow S2 \rightarrow E2 \rightarrow E1$

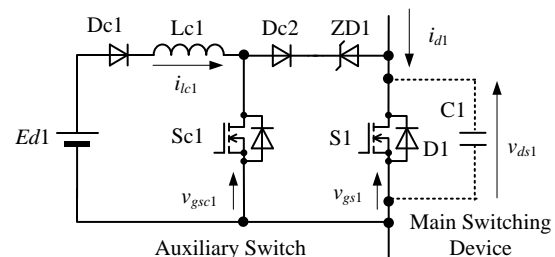


図 1 スwitchングアシスト回路

Fig. 1. Switching assist circuit fed by gate drive power supply.

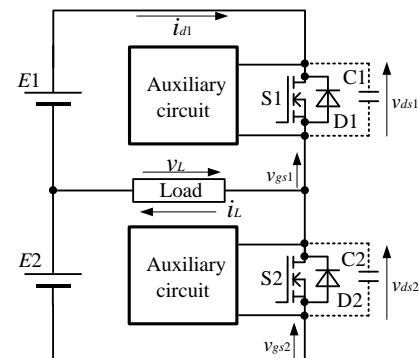
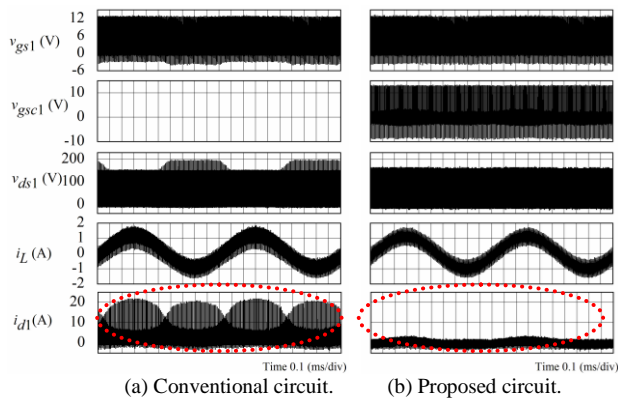


図 2 補助回路付きハーフブリッジインバータ

Fig. 2. Proposed half-bridge inverter with auxiliary circuit.

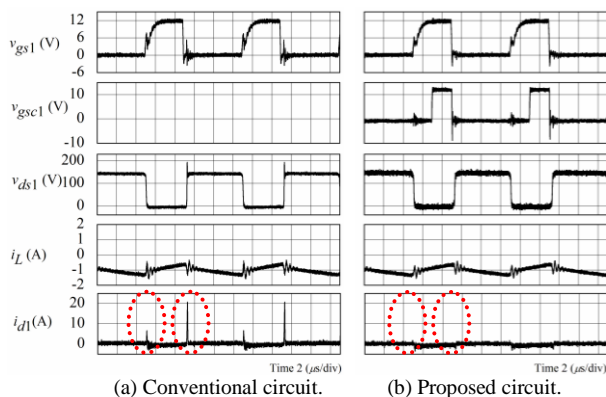
の経路でリカバリ電流が流れて損失を増大させる。そこで、提案回路では主素子をオフする直前まで補助インダクタに $E1 \rightarrow Dc1 \rightarrow Lc1 \rightarrow Sc1 \rightarrow E1$ の経路で電流を流してエネルギーを蓄えておき、主素子をオフした直後に Sc1 をオフすることで蓄えたエネルギーを Lc1 から C1 に転送し、C1 を高速充電する。提案手法により短絡電流を抑制し、ターンオン損失を低減することで高速かつ高効率なスイッチングを実現する。このとき、 i_L の極性が正ならば Lc1 に蓄えたエネルギーを全て出力容量に転送することができる。しかし、 i_L の値が大きければ補助回路がなくてもデッドタイム期間中にターンオフが完了するので、補助回路を不用意に動作させれば効率を悪化させるだけである。そこで、 i_L が出力容量を完全に充電できる場合には補助回路を動作させないようにする。一方、 i_L の極性が負である場合は i_L により i_{c1} が保持され、(1)で表されるエネルギー P_t のみを転送可能である。



(a) Conventional circuit. (b) Proposed circuit.

図 3 変調率 0.2 のときの実験結果

Fig. 3. Experimental waveforms at MI = 0.2.



(a) Conventional circuit. (b) Proposed circuit.

図 4 変調率 0.2 のときの実験結果拡大図

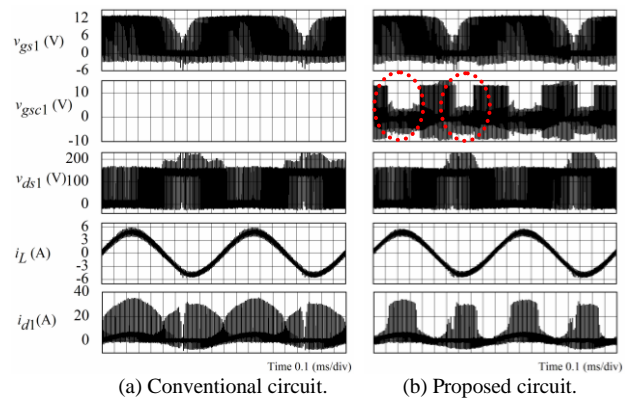
Fig. 4. Expanded experimental waveforms at MI = 0.2.

$$P_t = \frac{1}{2} Lc1(i_{cl1}^2 - i_L^2) \quad (1)$$

即ち、補助回路が出力できる電流よりも i_L が大きい場合には、エネルギーが全く転送できず補助回路の効果を得ることができない。そこで、 i_L の極性が負の場合かつ $P_t < 0$ という条件下では補助回路を動作させない。

3. 実機検証

提案した補助回路の有効性を確認するために PWM インバータを用いて実機検証を行った。従来回路および提案回路でスイッチング周波数を 100 kHz、基本波周波数を 1 kHz、デッドタイムを 250 ns、負荷素子パラメータを $8 \Omega - 1 \text{ mH}$ 、 $Lc1$ にエネルギーを蓄える時間を $2 \mu\text{s}$ として、変調率が 0.2 の場合の動作波形を図 3、図 4 に、変調率が 0.9 の場合の動作波形を図 5 に示す。図 3、図 4 において i_{d1} を比較すると、従来回路ではデッドタイム期間中にターンオフを完了しないため電源を短絡する大電流が流れるが、提案回路では補助回路を動作させることにより寄生出力容量の高速充電が可能で、短絡電流を抑制できている。また、図 5 より i_L の大きさと極性によって補助回路の動作を間欠させていることが確認できる。このとき、提案補助回路は i_L が正の場合



(a) Conventional circuit. (b) Proposed circuit.

図 5 変調率 0.9 のときの実験結果

Fig. 5. Experimental waveforms at MI = 0.9.

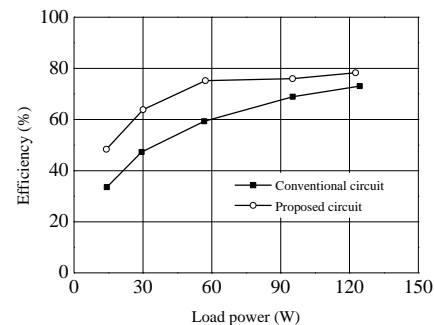


図 6 負荷電力-効率特性

Fig. 6. Load power-efficiency characteristic.

には 4 A 以上、負の場合には 3 A 以上のときに動作しないように設定した。また、負荷電力と補助回路の損失も含む効率の関係を図 6 に示す。同図からわかるように、従来回路より提案回路の方が高効率であり、14 W 出力時において効率は 33.5% から 48.3% と 14.8 pt 改善した。これは提案回路を適用することにより、短絡電流を抑制しターンオン損失を大幅に低減できたためである。なお、従来回路が軽負荷時に低効率であるのは、短絡電流によるスイッチング損が支配的であるためである。

4. まとめ

本稿ではスイッチングアシスト回路を用いた MOSFET の高速スイッチング法を PWM インバータに適用して実機検証を行った。その結果、寄生出力容量を通じた短絡電流を抑制し、ターンオン損失を低減できることを確認した。本稿で提案したスイッチングアシスト回路を用いる手法は MOSFET の寄生出力容量が大きい場合だけでなく、MOSFET を並列接続した場合にも有効である。

文 献

- (1) 村田・野口：電力技術・電力系統技術・半導体電力変換合同研究会資料，PE-14-042，PSE-14-042，SPC-14-077（平 26）
- (2) 餅川・小山：東芝レビュー-2006 vol. 61, No. 11, pp. 32-35（平 18）